

半导体芯科技

SIS **SILICON SEMICONDUCTOR**
 Connecting the Silicon Semiconductor Community

• CHINA

车载互联 22

- 汽车半导体的问题 20
- 扇外型面板级封装 30
- 新型晶圆ID阅读器 36



www.siscmag.com



微信公众号

EDI CON

2019

Electronic Design **Innovation** Conference

电子设计**创新**大会

4月1-3日

国家会议中心，北京

来EDI CON China 2019了解最新的电子设计领域的创新。

立刻注册！



参加培训



观看产品演示



结交朋友



创新奖

与射频、微波、EMI/EMC、雷达和高速数字技术领域的业内专家面对面交流。

技术会议 + 展览 = 电子工程师、设计师和系统集成商的极佳学习机会

www.mwjournlchina.com/edicon

使用优惠码EDICON19MWJ注册，节省50%门票费用

MPM Edison 打印机

最精准的印刷机
用于提高半导体的
良率



在0201公制元器件上
经过验证的印刷工艺
能力>2CPK

半导体市场中的元件小型化挑战了具有薄发模板孔径和超细间距的印刷设备。MPM® Edison™ 可以满足这些挑战, 经过验证的印刷工艺能力大于2 Cpk, 适用于0201公制器件。

产品将在 Semicon China 展会上亮相, 展位是 N3 展厅的 Kulicke & Soffa's #3411 展台。

Camalot Prodigy 点胶机

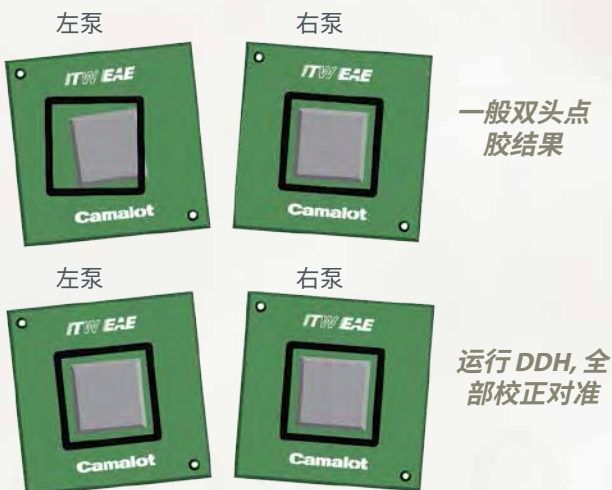
更加灵活的高速、
超精准点胶机

最新: 50 英寸双通道选项



Dynamic Dual Head™ (DDH)
动态双头

无论零件到零件的旋转如何, 双头都能同步分配两个泵。与紧凑, 快速和灵活的 NuJet™ 泵, 达到最严密的控制。



Electronic Assembly Equipment

ITW EAE

请浏览 www.itweae.com, 获取更多信息。

A division of Illinois Tools Works

目录 CONTENTS

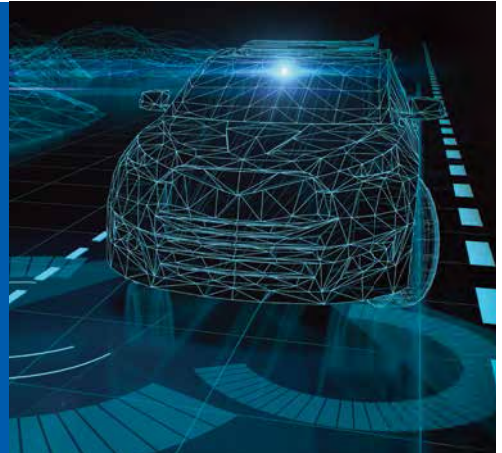
封面故事 Cover Story

22 瓦伦斯：通往车载互联之路

Valens: road to in-vehicle connectivity

Valens 是一家无晶圆厂 IC 公司，其目的是简化自动驾驶汽车系统，因为很多自动驾驶汽车要进入市场，其电气和电子架构必须要重新考虑。该公司认为，如果没有新的方法，车辆将无法应对复杂的电子系统、传感器和车辆网关所产生的日益增长的数据流。Valens 提供的 HDBaseT 概念已经吸引了那些研究过该项新技术的汽车制造商。

- Mark Andrews



编辑寄语 Editor's Note

4 扇外型封装技术及市场趋势

Fan-Out Packaging Technologies and Market Trends

- 赵雪芹

产业报道 Industry News

5 BISTel 为智能制造重新定义 AI

BISTel redefines artificial intelligence for smart manufacturing

8 Dialog SmartBond™ DA1469x 蓝牙低功耗 SoC 打造丰富物联网应用

Dialog SmartBond™ DA1469x at BLE SoCs create many more IoT applications

观点 Viewpoints

10 超越摩尔定律 迎接兴旺的销售和蓬勃的生活

Booming sales & life beyond Moore

- Mark Andrews

关于雅时国际商讯 (ACT International)



雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司及中国企业架起了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

目录 CONTENTS

- 16** EVG 不断创新，满足下一代半导体生产制造需求
EV Group continues to innovate to meet the next generation needs of semiconductor manufacturing

专栏 Conlunm

- 18** 如何选择等离子晶圆加工工具
How to select a plasma wafer processing tool
- PVA TePla America
- 20** 汽车半导体的问题
The problems with semiconductor for auto industry
- David W. Price, Douglas G. Sutherland, Jay Rathert, KLA 公司

技术 Technology

- 28** 未来的节点需要新的减少缺陷策略
Future nodes require new defect reduction strategies
- Darin Collins, Brewer Science 公司
- 30** 扇出型面板级封装技术的演进
The evolution of fan-out panel-level packaging
- 许明哲等, 弘塑科技公司
- 36** 新型 WID120 晶圆 ID 阅读器
New WID120 Wafer ID reader
- HTT Group
- 40** 广告索引 Ad Index

关于《半导体芯科技》

《半导体芯科技》（原半导体科技）中国版（SiSC）是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志。由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao

sunniez@actintl.com.hk

出版社 Publishing House

雅时国际资讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970



扇外型封装技术及市场趋势

Fan-out packaging technologies and market trends

麦姆斯咨询发布《扇外型封装技术及市场趋势-2019版》报告，预测扇外型封装市场 2019-2024 年复合年增长率为 25%，市场规模将从 2018 年的 9.81 亿美元，发展到 2024 年的 38.64 亿美元。

据麦姆斯咨询报道，台积电凭借第二代集成扇外型封装 (inFO) 大规模制造，以及为苹果公司 iPhone 应用处理器引擎 (APE) 成功验证了第三代 inFO，进一步拓展并稳固了其在“高密度扇出” (HD FO) 市场的领先地位。台积电已开始为高性能计算验证着手 inFO-oS (on substrate) 的风险生产。此外，台积电正在开发毫米波应用 (5G 等) 的 inFO-AiP (antenna in package)，以及用于数据服务器应用 (云) 的 inFO-MS (memory-on-substrate)，同时还在打造一个超高密度扇外型 (UDH FO) 的新细分市场，具有非常激进的亚微米 L/S 路线图和 > 1500 的 I/O。

在“核心”扇外型 (Core FO) 市场中，三星电机 (SEMCO) 和力成科技 (PTI) 在扇外型封装历史上首次推出了扇外型面板级封装 (FOPLP) 的规模量产，成为行业瞩目的焦点。三星电机在面向消费类市场的三星 Galaxy 智能手表中应用了嵌入式面板级封装 (ePLP) 技术，用于包含 APE + 电源管理集成电路 (PMIC) 具有 ~500 I/O 的多芯片扇外型封装。力成科技为联发科汽车雷达应用成功开始了 FOPLP PMIC 的小规模制造。

目前，市场上主要的外包半导体封测厂 (OSAT) / 代工厂 / 集成器件制造商 (IDM) 都拥有扇外型封装解决方案。扇外型市场充满活力，有更多机会以更低的成本实现最佳的性能。扇外型封装的主要优点是在更薄的尺寸下灵活地将芯片集成在一起。扇外型可以用基板上精细 L/S 扇外型封装取代 2.5D 中介层，它还可以取代倒装芯片和先进基板。扇外型封装技术的潜力已经通过台积电的 inFO-APE 和三星电机的 FOPLP 在 APE 业务中展开。

为了对高通和联发科等主要 Fabless 厂商保持吸引力，封装厂仍然需要进一步降低成本。为此，三星电机、力成科技、日月光和纳沛斯 (Nepes) 通过利用现有设施和工艺能力投资面板级扇外型封装技术，以实现规模经济生产。目前，只有三星电机和力成科技能够启动量产。

展望未来，台积电正在押宝 inFO 技术，以确保移动、高性能计算和互联网领域的高端封装新项目，预计其 HD FO 业务将获得很好的增长。三星电机 / 三星 (IDM) 已经通过 APE 验证了 FOPLP，作为后来者扩展到消费电子市场，在 HD FO 细分市场将和台积电竞争，并继续在核心扇出市场创造价值。半导体封测厂仍将在 Fabless 厂商的价格压力下继续竞争业务。在此背景下，由于 FOPLP 的成本效益，以及逻辑 + 存储器等多芯片 HD FOPLP 可能取得的突破，力成科技有可能逐渐成为扇外型封装领导者之一。

虽然由于悠久的认证历史，扇外型晶圆级封装 (FOWLP) 成为默认选项，但是 FOWLP 的成本比较高。随着三星电机和力成科技等实现 FOPLP 规模量产，“核心”扇外型市场在 2018 年逐渐稳固。因此，FOPLP 将成为具有成本效益的选择，满足核心市场的新需求。

麦姆斯咨询认为，未来 FOWLP 和 FOPLP 之间的竞争将不可避免。OSAT、IDM 和代工厂之间的竞争将继续上演。扇出封装策略的任何重大变化，都会对整个供应链带来连锁反应。

赵雪芹

BISTel为智能制造重新定义AI

工业 4.0 实现制造业的数字化，并改变工厂的运营方式。更高级的自动化和 AI 的引入，为工程师和操作人员创建与工厂设备和流程连接的新方法，实时解决每天的制造问题。其中使用到的关键技术是工业物联网 (IIoT)，根据 Gartner 最近的一项研究，全球物联网连接设备的数量将从 2017 年的 84 亿增长到 2020 年的超过 204 亿，这就意味着整个制造业生态系统生成海量的数据。

为了实现工业 4.0 的愿景，制造生态系统必须在适当的时间和地点、向适当的人员提供这些数据，而云、大数据分析和基于人工智能 AI 的技术的普及对实现这一目标至关重要。一些新的基于 AI 的实时监控和高级数据分析工具与物联网平台相连 (图 1)，这种针对高端制造行业的解决方案使制造商能够连接到任何数据源并从中收集数据，实时监控应用程序，并且在故障发生之前对其进行检测。

BISTel 将这种满足制造行业的 AI 解决方案赋予了更深一层的含义，定义为智能制造的“自适应智能 AI——Adaptive Intelligence”。传统的企业层面的制造管理通常是靠工程技术人员完成分析、报告、采取措施，新的工程应用层面的智能制造方案能够将根本原因的分析缩短至少一到两个数量级，这正是工业 4.0 下的现代半导体、FPD、PCB/SMT，以及汽车、生化和钢铁等制造领域的基本要求。

BISTel 认为，工业制造的人工智能新平台必须包括新的自动学习、预测、自我修复和持续改进功能——“这就是我们定义的智能制造的 AI——自适应智能 (Adaptive Intelligence)”，BISTel 全球市场总监 Jason Kim 介绍。成立于 2000 年的 BISTel 公司的核心技术和管理团队源于全球最先进的半导体制造行业。FAB 厂必须收集和管理数据、监控设备的运行状况、优化工艺流程、分析大量数据、并快速识

别根本原因故障，才能最是限度降低任何良率的产品可靠性的风险，从而帮助客户降低成本、提高质量并提高产量。数十年受摩尔定律推动的集成电路制造不仅将人类在设备和材料的工艺技术推到纳米极限，同时也把制造管理水平推向极致。

智能的设备精细化管理系统

智能制造的第一个层面是设备的精细化管理 (EES, Equipment Engineering System)。通过 EES 系统可以设备产能的最大化，从而实现 FAB 厂的生产效率最大化。BISTel 公司中国区销售总监汪锋介绍说：“EES 系统主要由设备异常监控系统 FDC、设备生产效率分析 EPT、工艺控制 R2R 等几个模块组成。而符合工业 4.0 要求的自适应智能制造的特点是实时与智能。”

比如，设备异常监控系统 FDC (Fault Detection and Classification) 对

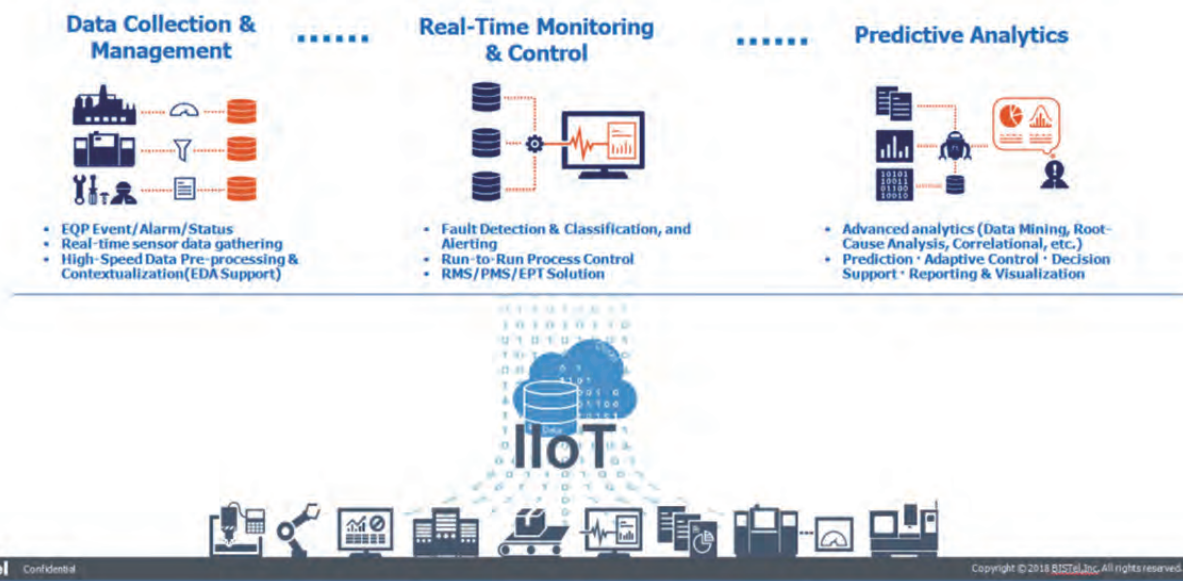


图 1. BISTel 定义的智能制造。

设备生产过程中的状态及参数进行实时收集，通过有效的侦测数据模型，实现对设备在工艺制程过程中的错误进行实时的侦测。实现对设备机能状况提供主动而快速的实时反馈的 eFDC，就能够提高设备利用率，减少产品 / 工艺事故的发生率。

实时工艺控制 (Advanced Process Control - e2R2, Run-To-Run Process Control)，则是用每次工艺 Run(Lot) 的结果针对下次 Run 进行时的工艺条件进行实时调优的系统，提

设备能够持续稳定的品质进行生产。

智能的数据分析与挖掘

配备上述设备精细化管理的工厂并不一定能够做到智能制造，“虽然制造生产厂商 / 工厂都会产生各种庞大的数据量，并对其进行数据采集 / 存储，但数据利用程度不高。”汪锋介绍说，“传统的 ERP 和 MES 等系统其实实现的是企业管理层面的生产自动化，BISTel 现在提供的是实现工程自动化 (Engineering Automation) 的

系统内部通过历史数据比对、统计分析等工具进行相关性调查。传统方法在第一遍流程完成时候才能初步判断可能的原因。

“我们曾经有个客户花了四周的时间走完这个流程却没有找到影响良率的原因，而使用了 BISTel 的智能数据分析与挖掘工具，同样问题只用了不到三个小时”，这是因为根据各种不同产业制造工艺的特性，高性能的数据挖掘算法以及多样的分析功能，可以对数据进行趋势实时分类和观察，利用有意义的分析结果，建立有效的预测模型，“自动智能分析过滤之后，留给工程师去关注的就只剩一个或者少数几个最有可能的问题，大大缩短良率分析的周期。”

据汪锋介绍，BISTel 公司的数据挖掘工具 IM(IntelliMine)，能利用 30 种以上的算法针对工厂中各种问题的根本原因进行分析，可以进行设备参数的深入分析，可以没有任何的统计学知识背景的情况下进行非常简单高效的数据挖掘分析。

而 BISTel 的另外两款数据分析工具——MA(Map Analytic) 和 TA(Trace Analytic) 工具，则专门分析数据的 pattern 和产线上大量的传感器数据。MA 工具针对带有坐标性的数据进行自动 pattern 分类，用户在不需事先建立模型的情况下就可以自动获取数据的 pattern，并根据各种不同 pattern 进行深入的根本原因分析；TA 工具分析设备中传感器发生的大量 Trace Data，发现数据曲线的变化差异并进行快速侦测，不仅可以实现线下分析还可以支持实时在线分析。

根据行业特点定制智能系统

使用实时、智能的设备精细化管理

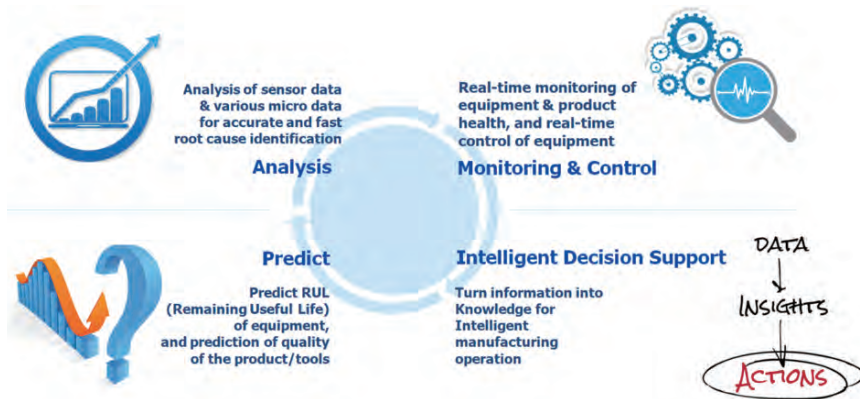


图2. 智能制造表现为在四个环节使用数据。

高设备工艺处理能力，以及防止设备老化及外界环境对设备的影响。工艺菜单 Recipe 的事故防止 (Recipe Management System - eRMS)，对设备实际在生产之前的热量、压力、化学用品、处理时间等详细的工艺配方进行监控，对工艺配方事故进行防止及远程的综合管理。

设备生产效率分析 (Monitoring Performance Analyzer - eMPA) 会提高设备的生产效率，针对设备状态进行实时监控，通过进行设备 Process time/Tact Time 散布分析，针对设备的 Loss 因子进行定义及分析。而设备预防维护 (Preventive Predictive Maintenance - ePPM)，对设备维护进行管理，包括设备 parts 库存管理，使

解决方案。这主要靠前面介绍的 EES 数据结合 BISTel 独有的分析和挖掘平台 eDataLyzer 来实现”，智能制造必须包括四个环节 (图 2)，完成数据生成 (DATA)——分析 (INSIGHTS)——使用 (ACTIONS) 的闭环循环。

比如，传统的良率分析通常是工程部门按部就班的一层层一步步的冗长过程，Time to Root Cause Identification (TTRCI) 以天甚至周计算。当产线出现良率下降的征兆——与预设模式出现偏差，比如数据发散——工程技术人员需要马上调动各种产线外的分析工具，将可能的原因锁定到某个设备甚至设备中某个腔体，下一步则需要安排设备工程师对可疑设备进行盘查，同时工艺人员在

全球超出100个FABs以上，使用BISTel的产品
覆盖了超出11以上高科技产业



图3. BISTel智能制造产品覆盖了超出11以上高科技产业。

理，结合数据分析与挖掘，能够帮助各种高端制造企业实现工程自动化智能系统（图3）。2018年 SEMICON West 期间，SEMI 及 SST 将当年的“Best of West Award”奖颁给了 BISTel 公司的新产品动态故障检测 (DFD™)。对于集成电路制造这样一个传统上以设备和材料为核心技术的行业来说，颁奖给“基于自适应机器学习的人工智能应用程序”无疑彰显了智能制造技术的成熟和重要性。

传统的 FDC 系统进行故障检测，仅对来自传感器的摘要数据分析以进行故障检测，因此，传感器行为的微小变化未被发现，从而对产量产生负面影响。BISTel 的新型动态故障检测 (DFD™) 系统通过提供完整的跟踪分析克服了这些挑战。传感器跟踪数据的大量信息，比如斜率变化、尖峰、毛刺、偏移和漂移等等，均可在线实时监控和检测，动态建立跟踪参考，完全消除手工建模，使用更智能的算法来更好地区分真实警报和误报，将警报数量比 FDC 系统降低 10 倍。

另一款 BISTel 自适应智能制造 AI 解决方案，是一种创新的腔室匹

配 (CM) 应用程序。对于半导体晶圆、FPD、LED 等制造商而言，优化晶圆腔性能对于确保高质量、高产量的晶圆至关重要。为了实现这一目标并最大限度地提高性能，分析腔室性能的变化，并快速识别哪些参数随时间变化，对于确保每个腔室的最大可能产量至关重要。新型腔室匹配应用程序能够首先快速确定性能最佳的腔室——这通常被称为参考腔室或黄金腔室。然后，客户可以将参考腔室与所有其他室进行比较，以帮助最大化性能。新型腔室匹配完全是 FDC 系统独立的，可快速识别错误匹配和漂移传感器，并可同时分析无限数量的腔室。另外，CM 对所有传感器执行完整的跟踪分析，并对腔室和参数进行排序，使客户能够轻松进行基于时间的腔室性能分析。

最近，BISTel 还宣布推出首个提供给中国半导体和电子产品企业的实时设备健康监测和预测维护 (HMP) 解决方案，方便客户知道何时设备可能发生故障或何时需要维修，了解其设备的剩余使用寿命 (RUL)。对于制造商而言，由于缺陷或故障组件导致

的设备停机和故障会降低生产率、质量和盈利能力，HMP 解决方案集成了基于 AI 的先进机器学习技术，帮助客户实时检测和分类故障，然后使用预测分析来确定何时可能发生故障或何时应进行维护，制造商现在可以根据需要进行维护，大大减少停机时间。

实现工业 4.0 智能制造，不仅需要高级数据分析平台，对设备实时健康监测和预测维护，还需要与基于云的开放式工业物联网平台相连，为制造业带来更大的商业价值。BISTel 首席执行官 W.K. Choi 谈到与 Siemens 合作时候提出，“BISTel 与西门子合作，构建 MindSphere 上的应用程序，是为了利用西门子领先的工业物联网技术，使 BISTel 在 MindSphere 平台上实现实时监控、故障检测、数据分析和预测性维护，使客户能够快速将制造数据转化为可操作的智能，从而提高业务绩效并在其制造组织中实现显著的效率。”智能制造是事件驱动的，可以在问题发生之前解决问题，并且机器仅在绝对必要时才脱机，这正是智能制造的理念。◆

(Steven Gan 报道)

Dialog SmartBond™ DA1469x 蓝牙低功耗 SoC 打造丰富物联网应用

Dialog 半导体公司是一家全球性的无晶圆厂运营的公司，总部位于英国伦敦。主要专注于可配置混合信号 IC 的生产，产品包括电源管理、电源转换、连接技术等。在过去的十年，公司的营收增长了 9 倍左右，到 2018 年达到了 14.42 亿美元。

Dialog 的蓝牙低功耗业务增长速度非常快，蓝牙低功耗 SoC 出货量已经达到 2.5 亿套，在全球市场中位居第二名。近日，Dialog 推出了支持最新的蓝牙 5.1 标准的无线连接多核微控制器单元 (MCU) SmartBond™ DA1469x 蓝牙低功耗 SoC 系列，是公司最先进、功能最丰富的蓝牙低功耗产品之一。

DA1469x 系列凭借三大卓越能力胜出

Dialog 半导体公司低功耗连接业务部总监 Mark de Clercq 先生介绍：SmartBond™ DA1469x 蓝牙低功耗 SoC 系列包括 4 个型号，建立在 Dialog SmartBond™ 产品线的成功基础之上，为广泛的 IoT 连网消费类应用提供更强大的处理能力、更多资源、更大的覆盖范围和更长的电池续航能力。

DA1469x 产品系列的三颗集成的内核均经过严格挑选，具有三大卓越能力，即传感能力、处理能力和设备间通信能力，是迄今为止我们开发的最先进、功能最丰富的蓝牙产品之一。与之前的产品相比，DA1469x 系列的处理能力提高了一倍、可用资源增加了四倍、电池续航能力增加了一倍。



为了增强 DA1469x 系列的传感功能，M33 应用处理器和 M0+ 协议引擎配备了传感器节点控制器 (SNC)，该 SNC 基于可编程微型 DSP，可自主运行并独立处理来自与其数字和模拟接口相连的传感器的数据，只在需要时唤醒应用处理器。除了该节能特性外，其最先进的电源管理单元 (PMU) 还可以通过控制不同的处理内核，并只在需要的时候激活它们，提供业内最佳的电源管理。

为了提供器件的处理能力，DA1469x 是第一个采用基于 ARM Cortex-M33 处理器的专用应用处理器的量产无线微控制器系列。M33 为高端健身追踪器、先进智能家居设备和虚拟现实游戏控制器等计算密集型应用提供更强大的处理能力。

DA1469x 系列为开发人员提供了先进的连接功能，可以满足多种应用的需求，并使其经得起未来的考验。其新型集成无线电提供的覆盖范围是前代产品的两倍，结合基于 ARM Cortex-M0+ 的软件可编程数据包引擎，可部署协议并为无线通信提供充分的灵活性。

全新“寻向功能”打造丰富物联网应用

2019 年 1 月 29 日，蓝牙技术联盟宣布推出全新“寻向功能” (direction finding)。时间过去还不到一个月，2 月 25 日，Dialog 半导体公司就推出了符合此标准的无线多核微控制器单元 SmartBond™ DA1469x 系列。

Mark de Clercq 表示：消费者对连网设备的需求在不断提高。在连接方面，一个新兴的应用是制造商通过新推出的蓝牙 5.1 标准中的到达角度 (Angle of Arrival) 和离开角度 (Angle of Departure) 特性实现精准定位。DA1469x 符合蓝牙 5.1 标准新版本，具有更丰富的定位功能，能够实现新型的应用，像室内定位、物品追踪、门禁、无钥开锁等应用，为楼宇门禁和远程无钥开锁系统等需要精准室内定位的设备开辟了新的机会。

“蓝牙技术主要有两个分支：一个是标准的蓝牙技术，包括耳机和无线扬声器等应用；另一个是蓝牙低功耗技术，专注一些不同的拓扑，包括点对点、一对多和 mesh 结构，主要针对低功耗和低数据传输率应用。我们认为物联网和汽车是蓝牙低功耗产品的两个主要应用市场。” Mark de Clercq 说。“我们的蓝牙低功耗产品组合非常广泛，支持最新的蓝牙 5.1 的标准，同时也能够支持通过蓝牙低功耗技术来传输高保真 (Hi-Fi) 的音频。蓝牙低功耗产品组合不仅包括针对简单应用的小型前端低功耗产品，也提供针对高端产品的集成度更高、更高端的产品系列。” ◆



苏州艾斯达克智能科技有限公司

Suzhou i-Stock Intelligent Technology CO.,LTD

MES

i-Stock
WMS



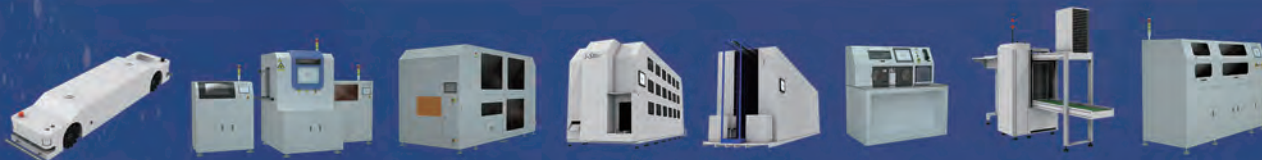
苏州艾斯达克智能科技有限公司成立于 2014 年，是一家专业从事电子制造行业电子元器件智能物流整体解决方案的高科技公司。

公司设有智能物流中心、自动化仓储中心、软件设计开发部、系统控制开发部、项目管理部与业务部等，目前已研发出 i-Stock 智能仓储 1 型至 8 型诸多系列、以及关联的智能化配套设备，为客户提供全面的智能仓储物流解决方案。

截至目前，艾斯达克已经申报知识产权 75 项，其中包括发明专利 14 项、实用新型 42 项、外观专利 9 项、软著 7 项、商标 2 项、商业模式保护 1 项（保护三个阶段的商业模式）。

2016 年，艾斯达克获得国家高新技术企业资质；2017 年获得中国风险投资年度大奖 - 最具投资潜质创新 top20；同年，艾斯达克还成功引入战略投资者——深圳正轩投资；2018 年，艾斯达克荣获中国物流技术装备金智奖以及第十二届 SMT CHINA VA 中华成就奖。

智慧车间整体物流解决方案



苏州艾斯达克智能科技有限公司
Suzhou i-Stock Intelligent Technology CO.,LTD

Add: 苏州高新区泰山路 2 号和枫产业园中试创业基地 A 栋 101 室

Tel:+86 512 67639775 Fax:+86 512 67639575
Mail:sales@intelligent-stock.com
<http://www.intelligent-stock.com>



盘点2018 超越摩尔定律 迎接兴旺的销售和蓬勃的生活

《Silicon Semiconductor》技术编辑 Mark Andrews 评估2018年半导体行业的表现，仔细审视了对于「超越摩尔定律」的未来是光明的」这一趋势相关的高点、进展和迹象。

盘点半导体行业看起来与尝试玩一幅巨大的拼图（描绘的场景是漂浮着白云的湛蓝天空）十分相似。当许多小拼块似乎具有相同的颜色、纹理或感觉时，怎样把它们完好地拼凑在一起呢？有时有些细节可以揭示出比它看上去更复杂、更令人兴奋和更合适的画面，而解决方案就在于能够掌握这些细节信息。

2018年美国西部半导体展（SEMICON West）再次是一部由许多“会议”（如果你愿意的话，也可说是“城市”）组成的“故事”，会议的地点位于一间专为欢迎来自整个供应链的所有厂商机构而设计的巨大“帐篷”里。帐篷内是展示区城市：新型工艺装备、先进技术以及充满热切渴望的市场和销售主管骨干们（他们都在竭力向参展者兜售一种“概念”，即：只有通过其独特的硬件、软件和市场洞察力组合才能进入大有可为的新天地）。我们马上就来探讨几个突出的例子。

到这间大帐篷的另一侧，会看到远见者、预言家、分析师和观察人士与几百家媒体的工作人员济济一堂，所有的人都在寻求推销自己的前景展望、推翻彼此对立的观点、或者从这么大的展厅中找出真相。与任何大型行业活动一样，这里有大量的新闻和深刻见解，其中大多数是有用的，但是所有这些都面对的现实冲淡了，即：每一场重大的行业活动都会随之带来让人目睹、耳闻和确信的前景，而这是参展者们期望在迈入展示大厅之前见证的。

超越摩尔定律

正如业界主要的晶圆厂商开始将 14nm 节点远远抛在身后以来的情况一样，随着我们越来越接近戈登·摩尔演进预测的理论极限，关于半导体制造商将采取什么举措以进一步扩大充满晶体管的 IC 的规模，各种预测可谓铺天盖地。今年的美国西部半导体展会活动以各种各样的项目、小组座谈和圆桌讨论为主，围绕的中心议题是这样一种理念，即：人工智能（AI）正以这样或那样的形式为打造一个建立在新颖和替代型架构基础上的未来铺平道路。

在 Applied Materials 公司主办的为期一天的研讨会上，一个接一个的发言者围绕“AI 成为先进电路架构和设计愿望的新倡导者”这一主题各抒己见。在这次活动的主题演讲中，该公司的首席执行官 Gary Dickerson 说，Applied Materials 将很快宣布新的晶体管材料，这种材料将使漏电流减小三个数量级。如果情况属实，这有可能成为整个行业的一项重大突破，丝毫不逊于当初英特尔于

2007 年在高 k 金属栅极领域取得的进展。

尽管 Applied Materials 对未来的展望非常有见地，但是此类消息（至少在最初阶段）对该行业的 10 大晶圆厂是最有意义的，其中最热切的兴趣触及世界上规模最大的一些晶体管器件制造商的开发计划。因此，除非你的公司有可能要开出几亿美元的支票，否则，其他许多材料专家、工具开发人员和工艺“完善者”提供的消息，将很可能是在年中以及随后的半导体行业重大节日上取得的最重要收获。

据 IBM 的专家称，他们最近推出了被公司认为是首款专为处理 AI 任务而特别设计的新型超级计算机，采用传统冯·诺依曼架构的超级计算机时代正在迅速消失，即将被基于 AI 的设计所取代，后者被 IBM 的 John Kelly 等远见者视为进入计算架构新“认知时代”的入口，它真正拥有不仅改变世界、还能推动整个半导体行业进步达“50 年或更久”的潜力。

跟着钱走

在不断酝酿的中美贸易战的背景之下谈论关税和市场波动，无论是过去还是现在，都肯定会在整个半导体行业引发激烈的争论，尽管如此，人们普遍认为，如果贸易战的紧张局势升级、而且在未来的几个月里没有找到让双方自我表述“宣布胜利”的解决方案，那么从中获益的将是设备制造商。正如中国证券交易所 20% 的下跌已经证明、以及 10 月初美国股市遭受重挫业已显示的那样：以和平的方式终止敌对行动和边缘政策以及如同洪水猛兽般



图1. 凭借其可置于桌面的小占位面积，microPREP 2.0 可以容易地整合到失效分析（FA）工作流程之中；它大幅度地缩减了样品预制时间，并能够完成极其精确的铰接式削蚀。

的推特发文（这似乎是现任美国总统解决任何事情所采取的工作方式），风险就不会再增加了。在 2018 年的多场行业大会上，时常听到这样一种观点，中心思想是：在贸易战中，唯一的赢家是那些为交战双方提供“武器”的人。就半导体制造而言，至少在短期内，设备制造商是最大的受益者。

有人认为，双方需要借助最新和最具创新性的加工工具和技术实现“发展壮大”以赢得贸易争端，这种观点似乎继续从晶圆厂设备销售的强劲势头中找到支持的证据。在芯片价格走强的驱动下，加之中国的特定国情（强烈希望制造属于自己的芯片，而非依赖外国供应），导致几乎所有设备门类的销售持续强劲。2017 年，半导体行业的增长率为 20%；在目睹了 2017 年这种快速增长之后，国际半导体设备与材料协会 (SEMI) 贸易小组在 2018 年一季度所做的初始预测是：2018 年半导体行业的增速将显著放缓，其中新设备的销售增长率约为 7.5%。此预测基于 SEMI 制定自己的预测数据所用的 6 家分析公司的评估报告。到 2018 年年中，预测者不得不说他们先前的估计太过保守，并宣称 2018 年的增长率可能会更大（在 15% 左右），这是一个真正创纪录的增速，有可能把这个行业带入一个未知的领域。

SEMI 在 2018 年 10 月 16 日的《市场行情与回顾》中正式宣布，他们预计 2018 年的晶圆总出货量将超过 2017 年创下的历史高点，而且达到创纪录水平的潜力将延续到 2021 年。尽管多数分析师预计，未来三年不会出现每年两位数的增长率，但是该贸易小组说，自己所持的谨慎立场只是因为半导体制造业存在周期性的起伏，具有超出预期季节性的高峰和低谷，尤其是在消费类区段市场上。

SEMI 负责行业研究和统计的主管 Clark Tseng 说：“由于新的 Greenfield 项目持续兴建存储器和晶圆代工厂，因

此 2019 年硅晶圆出货量将保持强劲，并将延续到 2021 年。随着半导体元器件在移动装置、高性能运算、汽车和物联网等应用中的使用量增加，硅晶圆需求也将持续增长。”

虽然最新的 SEMI 市场报告并未专门讨论存储器件在当前销售增长中所起的作用，但是业内的观察人士对此展开了热烈的讨论，因为从 2017 年到 2018 年的大幅增长，几乎总是在主要存储器晶圆厂的产量增长之后出现下滑。我们都知道这个事实：当管道排空时，供应量开始增加以满足需要，但是，一旦达到有可能被称为“平衡”的状态，则销量通常下降，有时低于最近一次反弹之前实现的水平，而有时则在高于市场以前达到的水平上建立一种新的“常态”。

据 SEMI 高级研究员 Sungho Yoon 称，存储器市场目前的表现显示：应该已经根据先前的循环周期进行“修正”了。在典型市场上，分析人士预计：在排名最靠前的 3 家供应商的存储器销售额下降之前，存储器库存循环将开始减弱。循环指数在 2017 年第 4 季度达到顶峰，这通常意味着销售额将在随后的几个季度里趋减。到目前为止，只有 Micron 公司报告了在其涉足的市场上出现的不利影响，称中美贸易争端带来的阻力可能预示着自己即将迎来销售困境。

Yoon 在 SEMI 报告中陈述道：“通过回顾库存循环指数、半导体销售额和存储器晶圆厂设备投资增长率之间的关系，发现我们已经过了当前这次循环的峰值。然而，别忘了：自 2017 年以来，在制品 (WIP) 与成品库存之比急剧增加……WIP 库存的增加可归因于 3D NAND 堆叠和 DRAM 扩展所带来的技术挑战不断增多。因此，在 2018 年第二季度之前，成品库存占总库存的比例一直很低，这可能意味着存储器需求保持着健康旺盛的状态，尽管通过存储器库存循环指数进行模拟得出的结果是存储器

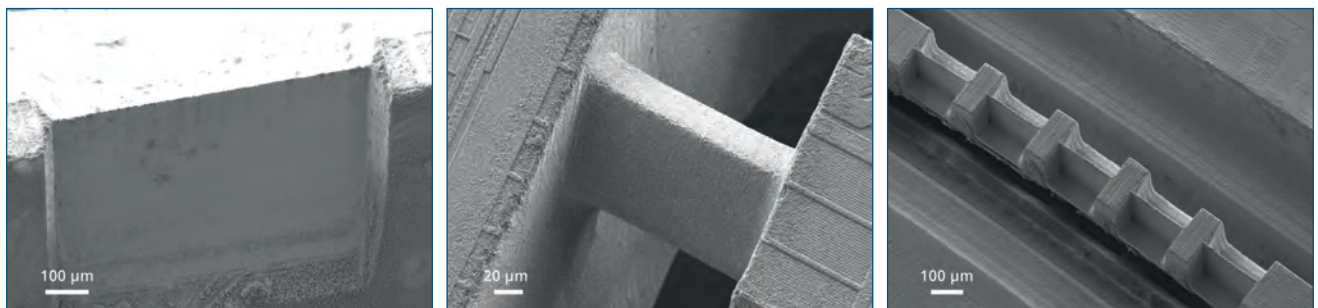


图2. 可采用 microPREP 2.0 进行削蚀的结构 SEM 显微照片。和基于 FIB 的微加工相比，microPREP 一个显著的优势是烧蚀速率更快：高出 10,000 倍之多。可能的器件结构类型包括大面积样品和 3D 形状，比如：位于厚度减薄至 $15\ \mu\text{m}$ 的 Si 晶圆上的基本结构（左）；XL 块支撑结构（中）；采用一个 IC 样品预制的 XL 块，其在多个位置上进行了减薄处理（右）。

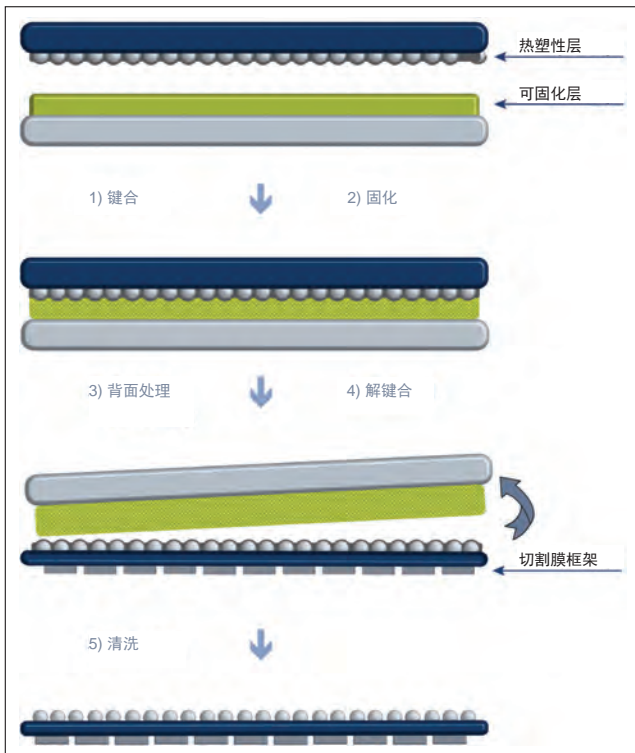


图3. Brewer Science BrewerBOND 双层共形胶黏材料系统所涉及的典型工艺步骤，它们专为支持多种 FOWLP 要求而设计。

需求处于萎缩之中。”

尽管某种修正应该已经在进行之中了，但是包括中美贸易争端在内的一些市场因素可能会人为地推迟实施修正的时间。而且，虽然并没有分析师预测需求萎缩最终将在何时发生，但是 2019 年是最有可能的，除非该行业的空前增长以及消费和商业市场的需求保持在远远高于历史平均值的水平。

贸易工具

产品发布、缺陷消除领域中涌现的新技术和取得的进步、或者可实现未来芯片架构的解决方案，这些内容都是重大行业活动上的“常客”。2018 年的 SEMICON 会议再次被证明是发布创新成果的沃土，这些创新有望提高效率、削减成本、或者以其他方式改善性能。

先进封装技术已成为下一代半导体元器件生产稀松平常的要素了。扇外型晶圆级封装（FOWLP）目前是用用于制造新一代传感器、汽车组件和面向多种汽车应用的片上系统（SoC）的支柱级封装。其适用性扩展到了计算元件以及包括智能手机在内的众多消费电子产品。

器件制造和 FOWLP 技术在整个半导体行业中差异巨

大；然而，并非每一种工艺或技术都可实现良率的最大化。该行业没有标准化的设计和工艺流程，这常常被个别制造商视为有利于他们的客户，因为生产工艺可以微调以适应不同的需求。与此同时，这种“个人主义”还需要能够与供应链上的许多定制“制造方法”搭配使用的灵活材料。

极少有制造商愿意支持单单适合其工艺之材料的定制开发，因此材料供应商通常创建的产品系列既可适用于尽可能多的制造商，同时又支持不同的组件制造方法。

Brewer Science 公司在中国台湾国际半导体设备材料展览会 SEMICON Taiwan（2018 年 9 月）上发布了两款新产品，它们的设计目标是：使制造商拥有更大的灵活性和更多的选择（在其工艺适应性调整方面）、以及获得更一致结果和更高良率的途径。

该公司推出了其 BrewerBOND® 临时键合材料系列的两个新成员，以及新的 BrewerBUILD™ 产品线中的首款产品。BrewerBOND T1100 和 BrewerBOND C1300 系列相结合，创建了 Brewer Science 首个完整的双层系统，用于晶圆产品的临时键合和解键合。这个新系统是为电源、存储器和芯片优先的扇出设备开发的——所有这些设备都对温度、功率和性能有着严格的要求。该系统可与机械或激光解键合方法一起使用。

Brewer Science 的晶圆级封装材料技术主管 Kim Yess 解释说，虽然许多制造商都有使用裸片优先 FOWLP 工艺的经验，但是他们对于器件良率下降的担心是明显的，原因在于使用的是未确认电气性能的裸片。新的 BrewerBUILD 产品是专门为采用良好裸片（KGD）的重布线层（RDL）优先工艺而设计的，根据定义，它在大多数情况下均能提高良率。

她说：“BrewerBOND T1100 系列材料充当一种共形胶黏键合材料。这一层是一个热塑性平台，具有特殊的流变学特性，可充分地覆盖器件结构的表面，从而避免其遭受位于载体上的热固性层的影响。BrewerBOND C1300 系列材料是一种可固化的热固性层，允许材料在最终固化之前一直保持可塑性。”

BrewerBUILD 系列材料解决了涉足 RDL 优先型应用的客户所遭遇的难题。这项技术可实现较精细的 RDL 特征（比如， $\geq 2 \mu\text{m}$ ），从而提供适用于先进封装架构的较高 I/O 密度。该材料是专为应对一些挑战而研发的，包括弥合裸片级和电路板级上可用 I/O 中的间隙、高性能（要求）、来自终端用户的集成度和外形尺寸需求、以及扇出

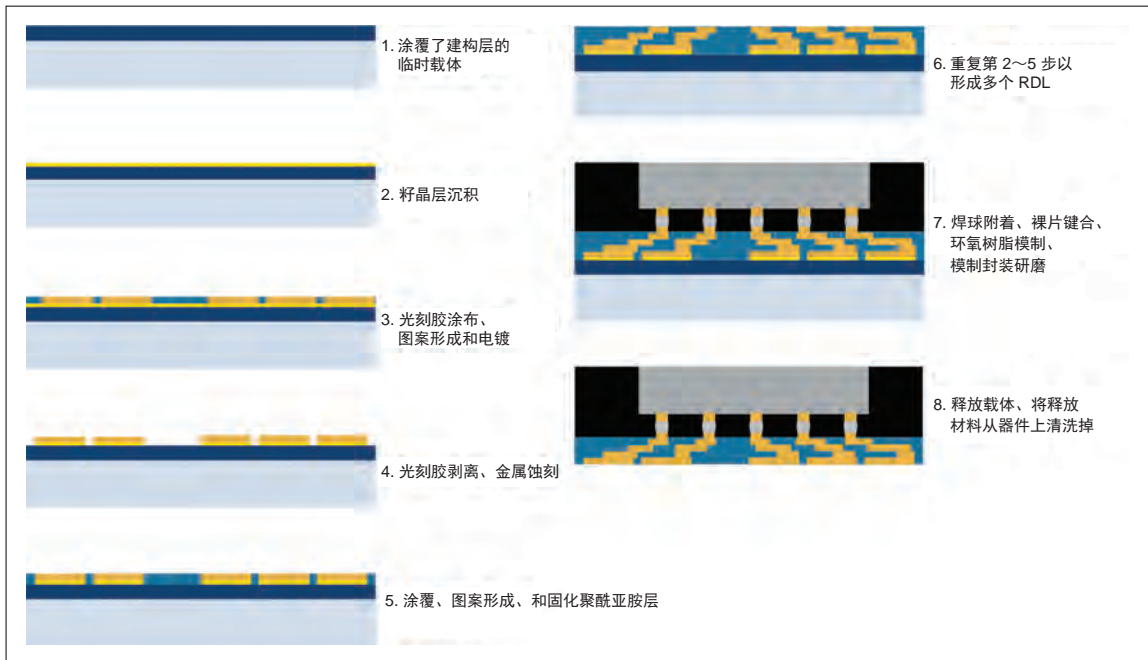


图4. BrewerBUILD 系列材料专为消除常与 RD 优先的工艺相关联的客户“痛点”而研发。这些材料支持先进封装架构中更精细的特征和更高的 I/O 密度。

型封装的设计和工艺复杂性。

她解释说：“为了最大限度地增加 KGD 并尽量地减少良率损失，BrewerBUILD 材料提供了晶圆级和面板级涂层、进程内的热稳定性和机械稳定性。”这些优点扩展到聚酰亚胺 (PI) 固化和成型、对 Ti/Cu 和聚酰亚胺等金属的强附着力、以及优异的耐化学性。她说：“它还实现了出色的激光解键合，包括高的光吸收（以保护器件免受激光的损坏），以及在激光解键合之后的碳残留很低（甚至为零），后者可简化清洗和载体的回收再利用。”

3D-Micromac 加快了样品预制速度

采用半导体晶圆、裸片和封装来切割和预制样品以进行微观结构诊断和 FA（失效分析），这虽是必不可少的，但也是耗时和造价昂贵的。半导体和整体电子产品制造中的主要样品预制方法是聚焦离子束（FIB）微加工，它预制一个典型样品会需要几个小时。FIB 只允许非常小的样品尺寸，而且在扫描电子显微镜下进行横断面成像所需的“挖掘”削蚀，或者制作 TEM 薄片，常常浪费宝贵的 FIB 时间。该公司指出，当采用其他方法时，由于烧蚀速率有限，因而达到较大的深度或宽度受到严重的限制。

3D-Micromac 公司提供了一款专为加快预制时间而设计的新型解决方案，通过这样做，可以让那些通常负责承

担并完成这些任务的高级专业技术人员将精力集中在更加至关重要的工作领域，例如：评估测试结果，并为公司提供针对缺陷（或其工作旨在发现的其他生产问题）的解决方案。

该公司推出了用于金属、半导体、陶瓷和复合材料高量样品预制的新型 microPREP 2.0™ 激光烧蚀系统，可提供微观结构诊断和失效分析。该公司称，microPREP 2.0 通过解除 FIB 工具所承担的绝大多数样品预制工作，并将 FIB 归入最终的抛光工序或者完全予以取代（视应用而定），在许多场合中可把到达最终样品台的时间缩短至不到一小时。

2018 年 6 月，3D-Micromac 和 Fraunhofer IMWS 因其在 microPREP 2.0 开发上的合作而获得了享有声望的 TUV SUD 创新奖。这个年度奖项是为了表彰中小企业与研究机构之间的成功合作。它由南德意志集团 (TUV SUD) 负责管理，TUV SUD 是一家领先的技术服务公司，服务于工业、移动和认证领域。◆



林斯特龙在布草洗涤服务、工服与洁净服服务、洗手间产品、控尘地垫等领域都处于国际领先水平。

林斯特龙在北京、上海拥有高科技的洁净室区域，为拥有洁净度需求的客户带来全套洁净服的租赁、洗涤、定制与咨询服务。

- > Lindstrom is one of the international leaders in linen laundry service, work wear and cleanroom garment service, washroom products and dust control mats.
- > Lindstrom has two high-tech cleanroom in Beijing and Shanghai, offering one-stop solution of cleanroom service, which includes rental, washing, tailor-made and consulting service to the customers.



- > 超过20年以上的国际洁净室客户服务经验
 - > 一站式洁净服服务：专业洁净服租赁与净化服务
 - > 专业的洁净洗涤工厂
 - > 与国际领先面料供应商合作
 - > 客户无需前期制服采购投入，更具成本效益
-
- > More than 20 years of international experience in the cleanroom sector
 - > Full cleanroom garment service: professional rental model and decontamination service
 - > The hi-tech specialist cleanroom laundries
 - > Clothing developed in cooperation with experts in the industry
 - > No purchase investments for clothing from customer side, more cost-effective option

EVG不断创新 满足下一代半导体生产制造需求



EV集团亚太区销售总监 Dr. Thorsten Matthias

SEMICON China 2019 展会前夕,《半导体芯科技》(SISC)采访了EV集团亚太区销售总监 Dr. Thorsten Matthias 和 EV 集团中国区总经理 Swen Zhu, 讨论全球半导体技术和市场趋势, 以及 EV 集团 (EVG) 应对行业发展挑战而推出的技术和解决方案。



EV集团中国区总经理 Swen Zhu

SISC : 作为业界晶圆键合和光刻技术的领导者, EVG 认为在半导体制造、封装及 3D-IC 集成等方面未来的技术发展趋势如何?

Dr. Thorsten Matthias : EVG 于 30 多年前开始使用晶圆键合技术, 我们的晶圆键合解决方案帮助 MEMS、先进封装和化合物半导体领域的技术创新得以开发和大批量制造。

晶圆键合技术也在不断发展, 从传统的后端 (BEOL) 应用向前端 (FEOL) 工艺方向发展。最初, 我们技术的主要应用是与安全相关的汽车传感器, 如安全气囊传感器, 强调质量和长期可靠性。后来, 智能手机需要晶圆键合传感器, 这强调了芯片压缩和成本优化。背照式传感器最终将晶圆键合技术引入高端晶圆生产线。今天, 用于多样化集成和 3D 堆叠的晶圆键合开始应用于下一代逻辑存储器件。

混合键合是目前晶圆键合领域中的一个热门话题。混合键合同时产生机械键合以及晶片之间的电气互连, 它要求对准精度优于 50 纳米。我们正在积极遵循我们强有力的路线图, 在 GEMINI®FB XT 平台上使用我们新的 SmartView®NT3 键合对准器不断提高对准精度的限度。我们强烈关注的是使用在线计量来优化良率和提高生产率。

另一个热门话题是通过“芯片到晶圆”键合, 将 III-V 族或 II-VI 族化合物半导体集成到硅 CMOS 生产线中, 这是下一代半导体材料应用, 我们的客户在各种应用中使

用它, 例如硅光子学和毫米波通信。

SISC : EVG 近期关注哪些技术与市场? EVG 在这些方面具有哪些优势?

Dr. Thorsten Matthias : 最近最令人兴奋的进展是纳米压印光刻 (NIL) 已经实现了大批量生产。EVG 专有的 SmartNIL® 图案化技术可以复制纳米尺寸的结构, 具有无与伦比的成本优势。SmartNIL 技术适用于任何类型的模式——甚至非常复杂的模式, 如多层次衍射光学元件。整个晶圆或面板在单一步骤中成图, 复制结构也可成为器件的永久部分 (例如衍射光学元件或非涅耳透镜等光学元件), 或者它们可以用作蚀刻掩模。我们的客户在很多领域使用 NIL, 包括生物医学, 显示器和增强现实 (AR) 等光电子应用。EVGHERCULES®NIL 系统是一个完全集成的盒式磁带生产系统, 集成了基板清洁, 抗蚀剂涂层和固化以及 SmartNIL 工艺。

晶圆级光学元件 (晶圆级光学系统制造) 与传统的元件制造相比, 晶圆级加工的大规模并行化使得晶圆加工技术的高精度与成本优势相结合。EVG 覆盖了所有生产链, 从制造到晶片级复制以及通过晶片键合堆叠各个透镜晶片, 此外, 我们有一个专用计量系统 EVG40NT, 用于关键尺寸测量和镜头对准验证。

在晶圆键合领域, 我们在各种市场中看到了许多激动人心的新发展。基于熔融晶圆键合的层传输过程通过将晶圆键合引入前端半导体加工来解决“深度摩尔”逻辑器件缩放问题。温度补偿 SAW 滤波器以及先进的 GaN 功率器件依赖于晶圆键合工艺。对于微机电系统 (MEMS) 器件, 新型高真空晶圆键合系统可实现吸气技术的无缝集成。凭借在晶圆键合工艺专业知识和设备设计方面多年的经验, 我们可以为客户提供最佳的解决方案。

最后, 我们看到加速采用“超越摩尔”技术, 包括薄晶圆处理和硅通孔 (TSV), 或通孔封装通孔 (TPV)。激光剥离可以使用新材料, 从而拓宽了临时粘合薄晶圆的工艺窗口。

SISC : EVG 在 SEMICON China 2019 将展出哪些

先进技术与产品？

Swen Zhu：在 SEMICON China，EVG 将展示我们最近在晶圆键合和纳米压印光刻方面的发展。

BONDSCALE™ 自动化生产熔接系统

EVG BONDSCALE 旨在实现各种融合晶圆键合应用，包括工程衬底制造和使用层转移处理的 3D 集成方法，如单片 3D (M3D)。凭借 BONDSCALE，EVG 将晶圆键合引入前端半导体处理，并帮助解决国际设备和系统路线图 (IRDS) 中确定的“深度摩尔”逻辑器件扩展的长期挑战。与现有的熔接平台相比，BONDSCALE 采用了增强的边缘对齐技术，大大提高了晶圆键合生产率并降低了拥有成本 (CoO)。

GEMINI®FB 自动化生产熔接系统

半导体器件的垂直堆叠已成为实现器件密度和性能的持续改进的越来越可行的方法。晶圆 - 晶圆键合是实现 3D 堆叠器件的关键工艺步骤。EVG 的 GEMINI FB XT 集成式熔接系统扩展了现有标准，将更高的生产率与改进的对准和覆盖精度相结合，适用于存储器堆叠，3D 片上系统 (SoC)，背面照明 CMOS 图像传感器堆叠和芯片分区等应用。该系统采用新型 SmartView NT3 键对准器，专为融合和混合晶圆键合对准要求而开发，小于 50 纳米。

EVG 的下一代低温激光剥离解决方案

EVG 的下一代低温激光剥离解决方案将固态激光器和专有光束整形光学器件与模块化设备平台相结合，为扇出晶圆级封装提供优化的通用，高通量和低 CoO 晶圆剥离工艺 (FO-WLP)。EVG 专有的光学元件可实现更严格的过程控制，再加上激光器的高脉冲重复率，可实现良好控制的高通量剥离过程。这一突破性解决方案还包括低激光维护，高载体晶圆寿命，支持薄膜框架上的全自动处理，超大载体或独立薄晶圆，以及优化的占位面积布局。基于该公司的开放式粘合剂平台概念，EVG 可以使用来自不同供应商的各种粘合剂。

HERCULES®NILUV-NIL 轨道系统

HERCULES NIL 是一款完全集成的 UV 纳米压印光刻跟踪解决方案，适用于最大 200 毫米的晶圆，是 EVG NIL 产品系列的最新成员。HERCULES NIL 基于模块化

平台，将 EVG 专有的 SmartNIL 压印技术与清洁、抗蚀涂层和烘烤预处理步骤相结合。这使得 HERCULES NIL 变成了“一站式服务”，它是将裸晶片装入工具中，并返回完全处理过的纳米结构晶圆。

SISC：请谈谈对于 2019 年半导体行业及市场的看法。

Swen Zhu：在半导体行业，我们看到产品开发周期越来越短。传统的供应商 - 客户业务关系将不再适用。现在，我们需要更灵活的合作。这种新方法的一个例子是 EVG 的 NIL Photonics 技术中心，它使我们的合作伙伴和客户可以访问和使用最先进制造设施。我们让客户能使用 EVG 的设备和工艺技术，这是我们通过多年支持光电子市场多样化需求的经验而获得的。

3D 打包和多样化集成的最新发展适用于新的供应链模式，并为市场中的新参与者提供了基于。在过去，系统芯片通常是最经济的选择。现在，基于多样化集成有多种选择。

SISC：人工智能、自动驾驶、物联网、5G 等新兴技术和应用对于半导体行业发展的影响？

Dr. Thorsten Matthias：自动驾驶将成为许多颠覆性制造技术的技术领跑者。由于需要实时处理来自许多不同传感器和数据源的输入（例如车辆间的通讯传输），结合对质量和可靠性的高要求，行业将采用新的制造技术和新设备集成方案。通信和数据传输中的高带宽，高计算能力和准确的传感都会产生系统集成需求，而这是传统封装方法无法满足的。2.5D 和 3D 封装将在整个行业中得到广泛采用。

SISC：请谈一下对于中国半导体行业发展看法？

Swen Zhu：中国半导体市场正经历整个生态系统的快速发展，这是非常令人兴奋的。整个生态系统的进展迅速，包括无晶圆厂、集成器件制造商 (IDM)、代工厂、外包半导体装配和测试 (OSAT) 供应商和材料供应商。专业知识非常高，我们看到了很多创新。例如，中国已经成为智能手机制造业的一个领先地区，在排名前 10 位的智能手机制造商中，有 6 家位于中国，目前大部分智能手机都是在中国制造的。

作为晶圆键合和光刻领域的技术和市场领导者，EV 集团在中国已经近 20 年，我们的产品和解决方案在支持中国晶圆厂和集成器件制造商的制造战略方面发挥着重要作用。未来我们会一如既往利用我们的工艺专长和行业领先的解决方案，服务于中国半导体制造和发展。◆

如何选择等离子晶圆加工工具

在集成电路的制造过程中，需要进行许多沉积和蚀刻步骤来构建必要的内部结构。其中最常见的是灰化或剥离，以将光刻胶从蚀刻片上去除，还有“除渣”工艺，以去除任何残留。

虽然可以在“湿法”工艺中使用溶剂去除光刻胶，但由于可减少化学处理和购置成本，我们通常会寻找可允许干法处理的替代方法。在干法处理的替代方案中，等离子工具可应用电离能量进行晶圆灰化和除渣。

虽然等离子蚀刻机更先进且更自动化，但是，其实早在半导体工业早期就已经出现。从那时起，等离子体处理已经发展到包括去除聚合物，SU-8 光刻胶去除和牺牲层；晶圆片清洗、芯片载体清洗、封装和倒装芯片欠充；晶圆片应力释放、薄片侧愈合 (CSH) 和超薄晶圆片钝化等技术。

考虑到市场的成熟度和处理技术的精细化，等离子蚀刻器——至少在前端——相对标准化，有固定的格式和现成的选择。

然而，随着更多后端应用的添加，以及使用类似制造技术和工具的 MEMS、微流控器件、电力器件、HB-LED、PLED 和光伏等剧增，我们现在需要更多的半定制解决方案，以适应不同的尺寸、基片和其他制造挑战。

等离子灰化和除渣：选择射频还是微波装置？

等离子灰化是通过“燃烧”有机物去除光刻胶的过程。

利用一种处理工具，在低压条件下，将氧气或氟气暴露在高能无线电波中，从而使其电离，从而产生单原子等离子体。这个过程在真空下进行，以产生等离子体，将光刻胶变成灰烬。

通常在晶圆片上进行的等离子灰化有两种形式。高温灰化和剥离，是为了去除尽可能多的光刻胶，并通过“除渣”工艺去除残留的光刻胶。这两种工艺的主要区别是晶圆片在灰化室中暴露的温度。

据 PVA TePla America（一家设计等离子体系统的领先系统工程公司）半导体设备销售主管 Suraiya Nafis 说，即使采用类似的工艺，在选择设备时也会说明其所需工具和半定制化的选择。

PVA TePla America 专注于先进的等离子系统，并且在美国、欧洲和亚洲等市场拥有超过 50 年的悠久历史。该公司最初名为 International Plasma Corporation (ICP)，后来通过收购和合并发展成为 Dionex、Gasonix、Metro Line 和 TePla。

如前所述，高能无线电波会使氧气或氟气电离。去除光刻胶是基于射频 (RF) 装置还是基于微波装置非常关键。在光刻胶去除后，底层可能会变得很敏感，如果没有做出正确的选择，可能会被损坏。

“有些器件对等离子体损伤很敏感，” Nafis 说。“如果器件不敏感，你可以选用射频发生器，但如果敏感，你可以选用微波发生器。”

一般来说，基于射频的单元是剥离光刻胶的首选。射频等离子体蚀刻



表面的物理过程，基本上通过等离子体在特定方向轰击表面来实现。

“另一方面，基于微波的装置则较为温和，因为等离子体应用并不具有相同的物理特性。相反，微波主要提供一种各向同性的化学方法，这意味着，它会渗透到每一个角落。” Nafis 说。

这也使它成为从晶圆背面去除材料的更理想方法，如无法通过直接的物理轰炸加工的翻转芯片。

微波也特别适用于去除 SU-8——这是一种常用的环氧基负光刻胶。如果使用负光刻胶，暴露在紫外线下部分会聚合，而薄膜的其余部分仍可溶解并可冲走。

SU-8 为专门开发，以便于为微流体、MEMS 和其他微电子应用提供所需的高分辨率掩模。

Nafis 解释说：“SU-8 光刻胶的许多优点之一是它的化学稳定性，这也使得它难以去除。”



(支持15"工作台

2000万有效像素

支持扫码追溯, 链接MES系统)

工具金相显微镜系统



(邦定弧高测量

三轴精密量测晶圆智能检测)

■ 等离子系统

因此,她说,PVA TePla 必须开发一种可使用干等离子灰化除去SU-8的工艺和技术。采用微波工艺的原因是由于微波具有各向同性的刻蚀特性,可用于去除牺牲层和底切顶层。另一个关键因素是更精确的温度控制。在过去,等离子体蚀刻器经常测量温度,但提供很少或几乎没有控制功能。

“微波等离子体剥离器必须具有非常精确的温度控制,因为如果温度过高,SU-8将变得非常困难、甚至更难去除,”Nafis说。

除RF和微波的选择外,灰化和除渣需要不同的处理类型,其中一种更适合单晶圆片处理,另一种更适合批量处理。

与光刻胶剥离不同的是,除渣用于在更精确的工艺中去除少量的材料。在此过程中,保持晶圆片的关键尺寸不受影响至关重要。这意味着必须一次对一个晶圆片进行除渣。

Nafis说:“由于使用批处理工具很难保持所要求的均匀性,所以通常一次只能对一片晶圆进行除渣。”“单晶圆片加工是一个更精确的控制过程,而且它仍然能够以相对较高的速度进行。”

等离子体清洗

在晶圆片处理过程中,灰化/除渣本质上是一个类似于清洗的过程。两者都涉及到有机物的去除。

出于这种考虑,等离子体也被用于去除玻璃和蓝宝石载体晶圆上的颗粒和其他污染物;在超薄硅晶圆的制造过程中,这些颗粒和其他污染物被用来提供平面支撑。

在制造过程中,硅晶圆和载体晶圆片会暂时粘结在一起。在工艺流程

完成后,紫外激光脱胶将两个基片分离,留下50微米厚的硅晶圆片。由于玻璃和蓝宝石基材可能很贵,理想的做法是对其进行清洗后再利用。

“目前,载体晶圆的清洗主要是使用溶剂的湿法工艺,因此成本要高得多,而且,在清洗之后,必须处理掉化学物质”Nafis说,“用等离子干法清洗则更容易,而且可以去除所有的粘合剂。”

定制化

最终的教训是,等离子体工具并不是万能的,Nafis说。每个应用通常都有一系列非常不同的需求。然而,由于半导体制造业发展固定格式非常多,一些供应商只提供现成的选项,几乎不会提供定制方案。

“如果你有任何固定格式之外的东西,就很难让一些供应商投入时间去进行工程设计”他表示。

对于像PVA TePla这样愿意进行定制的公司,设备制造商必须对研发工程师、设施和设备进行投资,以提出合适的解决方案。

其中包括能够提供单晶圆片或批处理系统、射频或微波、各种大小的腔体,手动、半自动、全自动的解决方案,以及高速生产系统。

即使是像固定装置、装卸系统类型、温度控制,以及在一个系统中处理多个尺寸晶圆的能力等细节也起着关键作用。

“当客户来找我们时,他们通常不知道他们需要什么工具”Nafis说,“我们了解了这个应用过程,因此,我们可以建议使用最适合他们预算的工具。”

更多信息请访问 www.pvateplaamerica.com。◆



汽车半导体的问题

Process Watch系列文章探讨了半导体行业中工艺控制 - 缺陷检测、量测和数据分析- 的关键概念。本文是关于汽车行业半导体的一个五部分系列的第一部分。在本文中，我们将介绍汽车供应链中所面临的一些挑战。本系列后续的文章将针对这些挑战介绍具体的工艺控制解决方案。

作者：David W. Price, Douglas G. Sutherland, Jay Rathert; KLA公司

20世纪50年代，汽车制造中所采用的电子产品还不到制造总成本的1%。如今，电子产品的成本已经可以达到总成本的35%，并且预计到2030年将增加到50%。¹汽车行业电子产品的快速增长主要由以下四个方面驱动：

1. 系统监测和控制（电子燃油喷射、油电混合动力等）
2. 安全系统（防抱死制动，安全气囊等）
3. 高级驾驶辅助系统（车道偏离警告、停车辅助、盲点监控、自适应巡航控制等）
4. 行车便利（卫星导航、信息娱乐等）

半导体部件是汽车用电子产品总成的核心，按照汽车品牌和型号的不同，现代的汽车可能需要多达8000个芯片²。而且伴随着自动驾驶汽车的普及这个数字只会增加 - 无人驾驶汽车需要额外的电子子系统来支持，其采用的集成电路涉及到传感器、雷达和人工智能。

现今汽车和轻型卡车的年产量是8800多万辆³，每辆车中均安装数千个芯片产品，汽车行业对半导体制造业的影响及需求已经开始显现。同时一个简单且重要的事实是

汽车里所采用的数千个芯片都不可以以失灵。汽车半导体元件的可靠性至关重要，任何在行驶中出现故障的芯片都可能导致昂贵的保修或产品召回，在极端情况下可能会导致人身伤害甚至危及生命，进而危害到汽车制造商的品牌形象。

假设一辆普通汽车中有5000个芯片，汽车制造商每天生产2.5万辆汽车，那么即使是百万分之一（ppm）的芯片故障率也会导致每天超过125辆汽车因为芯片质量出现可靠性问题。由于半导体是汽车制造商故障统计中的首要问题⁴，一流的汽车系统供应商现在要求车用半导体故障率要控制十亿分之一（ppb）的级别，并且目前的趋势是无论芯片数量多少，越来越多的供应商开始限定“最多允许的故障数目”。目前发现可靠性故障的方法完全依赖于测试和老化实

验，结果是质量目标无法实现并且相去甚远。同时，审计标准越来越严格，推动晶圆厂必须在晶片制造的源头就要发现这些可靠性问题，因为此时发现问题并采取纠正措施的成本最低。要进入这个不断增长的汽车市场领域 - 或者简单地保持市场份额 - 集成电路制造商必须积极应对这种对于芯片可靠性要求的变化。

幸运的是，对于半导体制造商来说，芯片的可靠性与他们所熟知的东西高度相关：随机缺陷⁵。事实上，对于设计良好的工艺和产品而言，早期的芯片可靠性问题（外在可靠性）以随机缺陷为主⁶⁻¹²。致命缺陷（影响良率的缺陷）是导致元件在时间 $t = 0$ （最终功能测试）失败的缺陷。潜在缺陷（影响芯片可靠性的缺陷）是导致元件在 $t > 0$ （在老化测试之后）发生故障的缺陷。同一种缺陷类型可

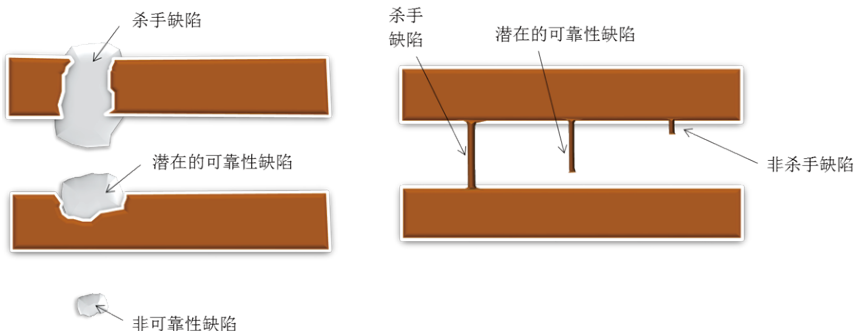


图1.影响良率的缺陷类型有时也影响可靠性。这主要取决于缺陷的大小以及它们在图案结构上的位置。

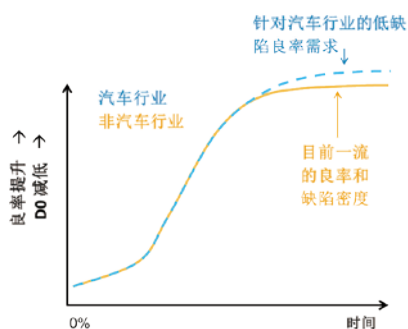


图2.不同类型的晶圆厂的良率曲线（良率相对于时间）黄线适用于非汽车行业的晶圆厂，主要考虑的是工厂的盈利能力。在某一时刻，良率已经足够高，继续试图减低缺陷密度并不现实。蓝色虚线是考虑了可靠性的良率曲线。对于汽车供应链中使用的集成电路产品，必须进行额外的投资进一步提高良率，以确保高可靠性。

能是影响良率的致命缺陷也有可能是只影响可靠性的潜在缺陷，其到底属于哪一种，主要是根据缺陷的大小以及它们在元件结构上出现的位置来区分。图1显示了导致开路和短路的致命缺陷和潜在缺陷的例子。

影响良率的缺陷和影响可靠性的缺陷并不局限于各自特定的缺陷类型；任何可能导致良率损失的缺陷类型也很可能同时引起可靠性问题。失效分析表明，事实上大多数影响可靠性的缺陷是与工艺相关的，并可溯源到晶圆厂。由于影响良率的缺陷和影响可靠性的缺陷具有相同的形成根源，因此提高良率（通过降低与良率相关的缺陷）也会同时提高可靠性。

图2中的黄线显示了典型的良率曲线。如果我们只考虑芯片良率，那么在某个时间点，在这个工艺中进一步的投资可能不具备成本效益，因此随着时间的推移良率会趋于平稳。图2中的蓝色虚线显示了制造相同产品的同一工厂的良率曲线，但是，如果他们想要为汽车行业供货，那么他们也必须考虑到可靠性不足的成本。在这种情况下，需要进一步的投资来进一步降低缺陷密度，这既能提高良率，

又能提升作为汽车供应商所需的可靠性。

由消费级晶片供应商转型成为汽车芯片供应商需要晶圆厂管理层面的模式转变。成功的汽车行业半导体制造商早已采取以下策略：降低潜在（可靠性）缺陷的最佳方法是降低晶圆厂的总体随机缺陷水平。这意味着要有一个世界一流的降低缺陷的策略：

1. 产线的基准良率水平提升
2. 减低在线异常的发生概率
3. 当异常发生时，迅速发现并在在线修复
4. 筛选出可能已经受到影响的芯片

在后续发表的 Process Watch 汽车系列的文章中，我们将会讨论这些以及其他策略。◆

作者简介：

David W. Price 博士和 Jay Rathert 是 KLA 公司的资深总监。Douglas Sutherland 是 KLA 公司的首席科学家。过去 15 年来，他们直接与 50 多家半导体 IC 制造商合作，帮助晶圆厂针对各种特定市场优化整体工艺控制策略，包括汽车可靠性，传统晶圆厂成本和风险优化，以及针对先进工艺节点的最佳上市方法。Process Watch 系列文章总结了他们在所参与的合作中所观察到的一些通用性经验。

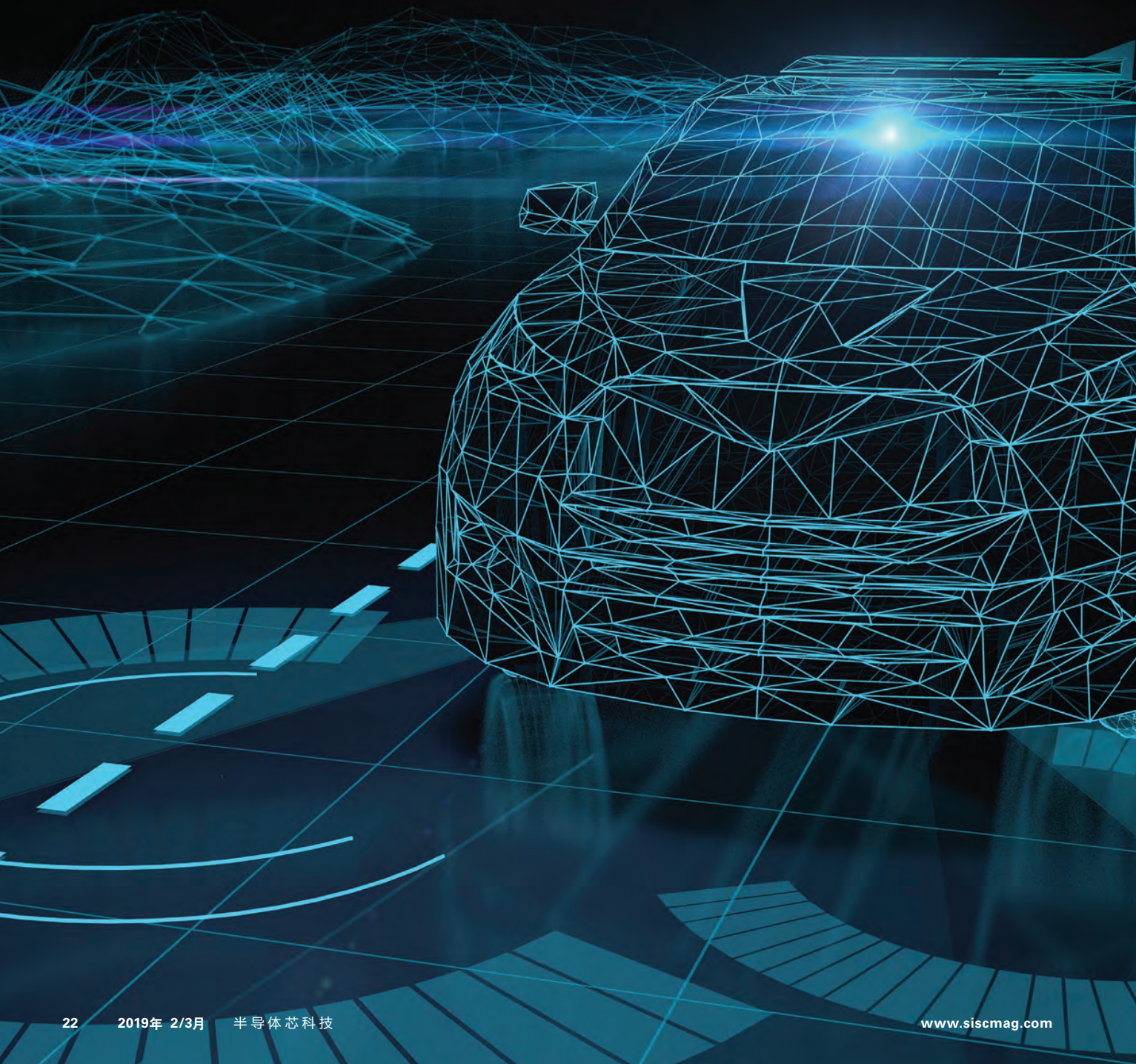
参考文献

1. <https://www.statista.com/statistics/277931/automotive-electronics-cost-as-a-share-of-total-car-cost-worldwide/>
2. Senftleben and Froehlich, Aspects of Semiconductor Quality from an OEM Perspective, April 2017.
3. <http://www.businessinsider.com/2016-was-a-record-breaking-year-for-global-car-sales-and-it-was-almost-entirely-driven-by-china-2017-1>
4. <https://www.consumerreports.org/car-reliability-owner-satisfaction/consumer-reports-car-reliability-survey-2017/>

5. Price and Sutherland, “Process Watch: The Most Expensive Defect, Part 2,” Solid State Technology, July 2015.
6. Riordan et al., “Microprocessor Reliability Performance as a Function of Die Location for a .25um, Five Layer Metal CMOS Logic Process,” 37th Annual International Reliability Physics Symposium Proceedings (1999): 1-11. <http://dx.doi.org/10.1109/RELPHY.1999.761584>
7. Barnett et al., “Extending Integrated-Circuit Yield Models to Estimate Early-Life Reliability,” IEEE Transactions on Reliability, Vol. 52, No. 3., 2003.
8. Shirley, “A Defect Model of Reliability,” 33rd Annual International Reliability Symposium, Las Vegas, NV, 1995.
9. Kim et al., “On the Relationship of Semiconductor Yield and Reliability,” IEEE Transactions on Semiconductor Manufacturing, Vol. 18, No. 3, 2005.
10. Roesch, “Reliability Experience,” Published lecture #12 for Quality and Reliability Engineering ECE 510 at Portland State University, 2013. <http://web.cecs.pdx.edu/~cgshirl/Quality%20and%20Reliability%20Engineering.htm>
11. Shirley and Johnson, “Defect Models of Yield and Reliability,” Published lecture #13 for Quality and Reliability Engineering ECE 510 course at Portland State University, 2013. <http://web.cecs.pdx.edu/~cgshirl/Quality%20and%20Reliability%20Engineering.htm>
12. Kuper et al., “Relation between Yield and Reliability of Integrated Circuits: Experimental results and Application to Continuous Early Failure Rate Reduction Programs,” Proceedings of the International Reliability Physics Symposium (1996): 17-21.

瓦伦斯 (Valens)

通往车载互联之路



Valens是一家无晶圆厂（Fabless）IC公司，其目的是简化自动驾驶汽车系统，因为很多自动驾驶汽车要进入市场，其电气和电子架构必须要重新考虑。该公司认为，如果没有新的方法，车辆将无法应对复杂的电子系统、传感器和车辆网关所产生的日益增长的数据流。Valens提供的HDBaseT概念已经吸引了那些研究过该项新技术的汽车制造商。

由于提供乘客安全、导航、通信和娱乐连接方面改进的数据激增，以及“老式”架构和耗电量很大的组件，因此，车载数据瓶颈正处于危及汽车电子系统先进性的边缘。

今天行驶在道路上的车辆并没有由于系统级通信网络不佳而停止运转。但一些业内人士警告称，如果汽车制造商不改变其传统方法，并重新设计对增加功能至关重要的布线和数据通信网络，从而来增加广受欢迎的功能，那么未来强大的车载系统可能会危及正在进行的发展目标。汽车制造商正面临着一个严重的问题：如果他们拼凑的电子控制系统和网络放在一起，从而增加整个车流的复杂性和潜在故障点，那么该行业将如何实现车辆自主性甚至道路自主性上ADAS的进一步发展呢？

总部设在以色列的Fabless设计和开发公司Valens认为他们有了一个解决方案：这就是他们专门为安全和简化车载和电子系统连接而创建的高速HDBaseT概念。

Valens的首席执行官兼联合创始人Dror Jerushalmi在2018年10月的巴黎车展上发表讲话时指出，随着每次新的迭代，汽车系统复杂性的增加可能会阻碍先进电子设备能够为驾驶功能带来的体验目标。他坚定地认为，解决方案不是增加更多系统，而是重

新思考系统如何在简化车载架构的同时进行通信。

“我们听到了很多关于传感器，照相机，联网汽车，自动驾驶汽车的信息，但只有少数人在认真考虑将所有这些设备连接在一起所需的技术，”Jerushalmi在巴黎展会上如是说。他解释道，未来的车辆系统将会激增，这将需要更强大的计算能力和更好的移动网络。结合生成的大量数据，未来的车辆架构将需要新的连接技术。

图1显示先进的半导体技术已经将汽车转变为“车轮上的计算机”，其中包括传感器，摄像头，雷达，网络网关和其他先进组件，这些组件增加了功能，但也增加了复杂性并增加了潜在的故障点。

据该公司称，Valens长期坚持的高速连接解决方案已经在几家汽车制造商和部分一级供应商处进行高级测试。根据2018年4月的Wards Auto报告，Valens将接下来进入其第一个生产计划，即2020年梅赛德斯车型平台的汽车信息娱乐系统。

该公司称，目前的汽车电子系统绝对是一种混乱连接的挑战。一些微处理器和设备通过控制器局域网（CAN）总线通信协议来运行；其他则通过FlexRay，Linux，TTP（时间触发协议）或以太网网络运行。系统因汽车制造商而异，除了国家安全或

通信监管机构要求的标准之外，几乎没有其他通用的标准。鉴于汽车资质的严格要求，一旦系统批准用于车载环境，它往往会存在许多的生产周期，这个商业实际可能严重影响未来汽车的进步。

虽然今天的方法在汽车工程领域之外已经被人们认为是“荒谬的”，但应该注意的是，目前使用多种连接技术只是因为某些系统中使用特定协议实现了更好的执行。但是为了在整个车辆中共享数据，需要网络网关作为接口和“翻译器”，以便一个系统可以与其他系统一起和合作地提供信息和操作，并根据需要来共享数据。但这种方法也会消耗车载的动力并降低其性能，更不用说还会增加已经变成“车轮上计算机”的汽车的复杂性，重量和成本。

Valens 认为，HDBaseT 有望解决汽车制造商的通信问题，因为它可以作为所有板上应用的连接解决方案。《Silicon Semiconductor》的技术编辑 Mark Andrews 最近与 Valens 高级副总裁兼汽车业务部门负责人 Micha Risling 讨论了汽车制造商面临的挑战，以及 Valens 的解决方案如何帮助解决日益密集的车载联网挑战。

“随着我们走向自动驾驶，汽车



图2. Valens技术旨在简化板上的汽车网络和连接。

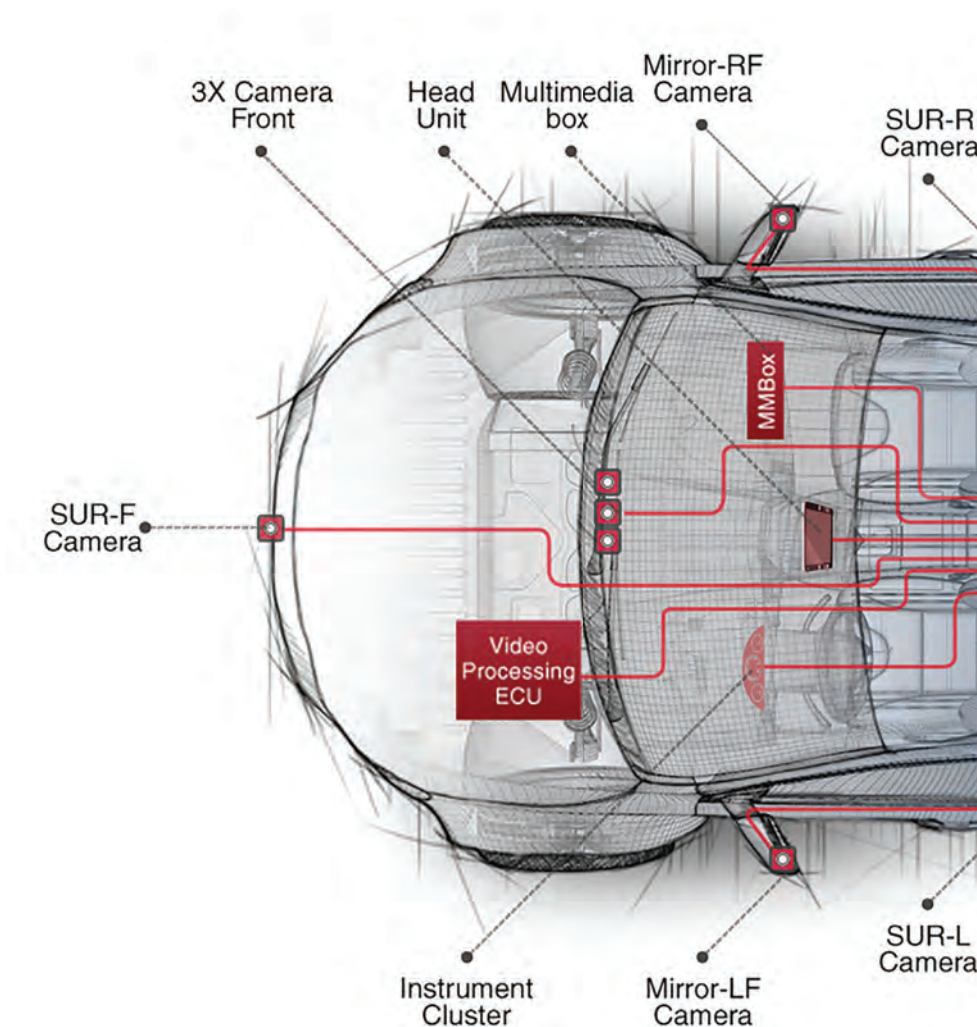


图1. 先进的半导体技术已经将汽车转变为“车轮上的计算机”。

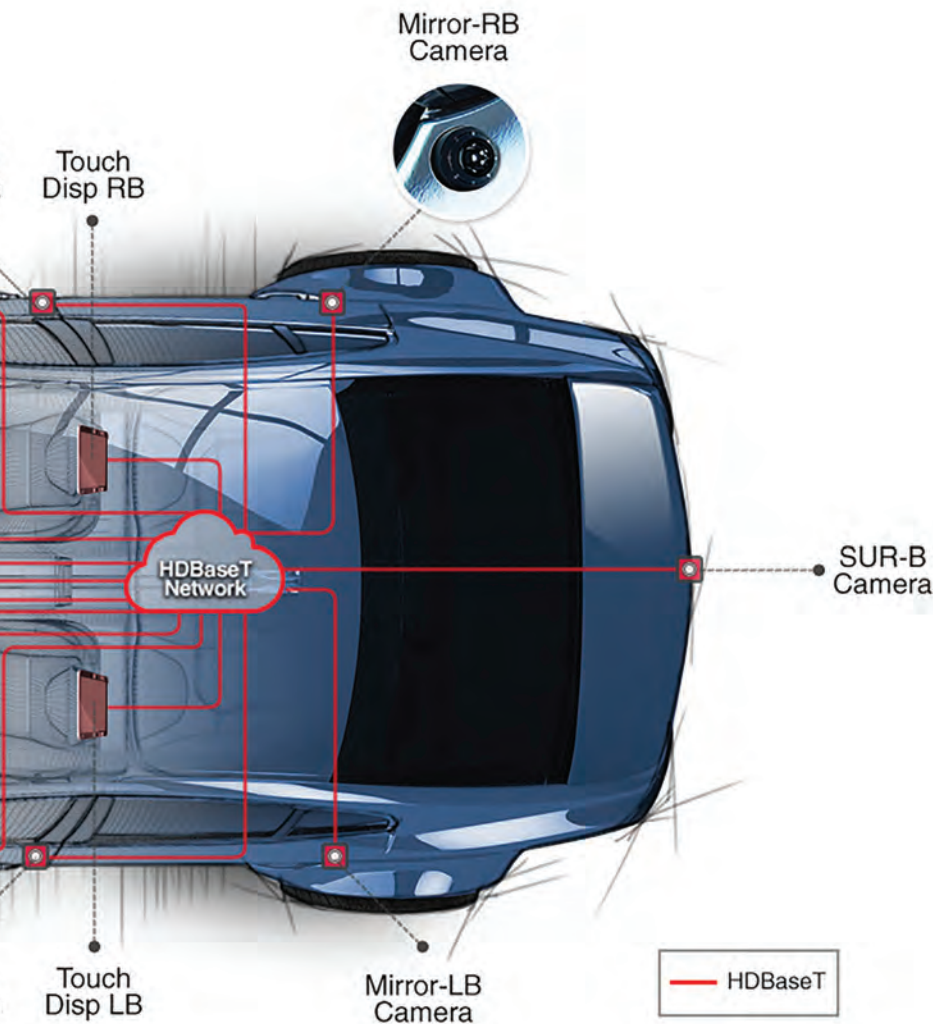
需要更多设备——例如摄像头，传感器，显示器。随着更多的这些增加的设备，我们需要相应的计算处理能力和带宽来处理汽车中所传播的日益增加的数据。虽然业内有很多关于能够实现自动驾驶的惊人技术的声音，这场革命中的不出声元素是车载基础设施和连接，这些必须在汽车中的设备和高性能计算元件之间传输前所未有的数 TB 的数据。这是目前业界面临的主要挑战：目前的车载连接解决方案无法提供保证安全自动驾驶所需的

带宽和稳健性，” Risling 说。

该名高管接着解释了其公司技术的主要优势以及 HDBaseT 满足汽车制造商需求的方式：

带宽：HDBaseT Automotive 可通过单根电缆（例如非屏蔽双绞线）传输数千兆位的数据，延迟接近零。此外，它通过同一根电缆汇聚多个接口，减少了电缆的数量和重量。

电磁兼容性：联网汽车面临的挑战之一是随着越来越多的设备放入到车内，电磁干扰的风险增加。而且增



为视频和数据传输带来了架构灵活性，支持菊花链，多流和网络拓扑。

专家们并不认同自动驾驶汽车在未来五年内成为每天日常驾驶事实的可能性。美国亚利桑那州发生了行人在公共道路测试中丧生的死亡事件，这导致州长 Doug Ducey 于 2018 年 3 月禁止优步的自动驾驶汽车测试计划。

优步也停止了对加州公路的测试，这对其他积极开发自动驾驶系统的公司产生了连锁反应；这些公司正在重新评估他们的流程，技术和保障措施。

虽然 Valens 技术可以实现自主和各种级别的自动驾驶操作，但实现自动驾驶汽车并不是公司的唯一追求。Valens 专注于实现极高带宽和超低延迟的数据传输。

一个关键问题，也恰好是影响那些旨在实现自动驾驶汽车的问题，集中在无论是否有人类在驾驶，瞬间发生情况下实现高速数据处理的最佳方式是什么。

虽然一些汽车制造商可能希望依靠基于云的资源来帮助增强数据密集型场景，从而降低板载处理要求，但所有人都认识到云连接只能在某些情况下才可能实现。一个自动驾驶汽车需要独立于无线数据链路的导航和执行其所有的关键功能。

“高带宽和超低延迟至关重要，但如果整个连接系统无法处理非常嘈

加的关键任务自动功能会加剧这些风险。HDBaseT Automotive 对这种干扰具有很强的抵抗力，同时即使在 UTP 上也能最大限度地减少自身的发射。

Automotive 是一种“完全交付型”技术，消除了丢失或未交付数据包的风险，具有冗余功能来进一步提高可靠性。

稳健性和可靠性：HDBaseT

灵活性：HDBaseT Automotive

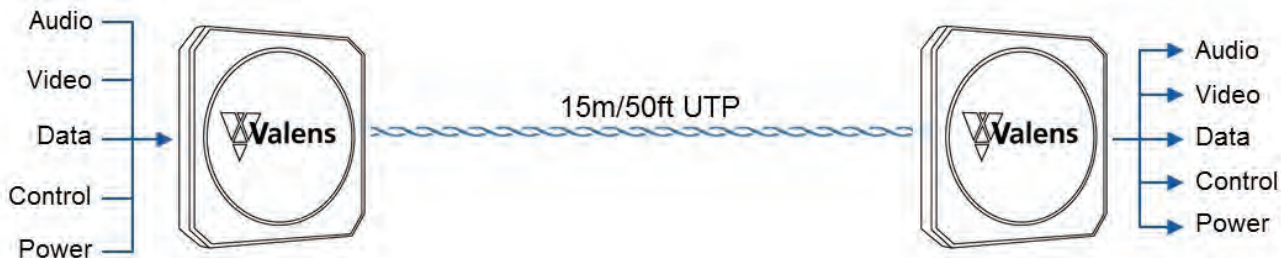


图3. Valens芯片可以通过控制非屏蔽双绞线铜线来控制各种车辆和信息娱乐系统的插图。

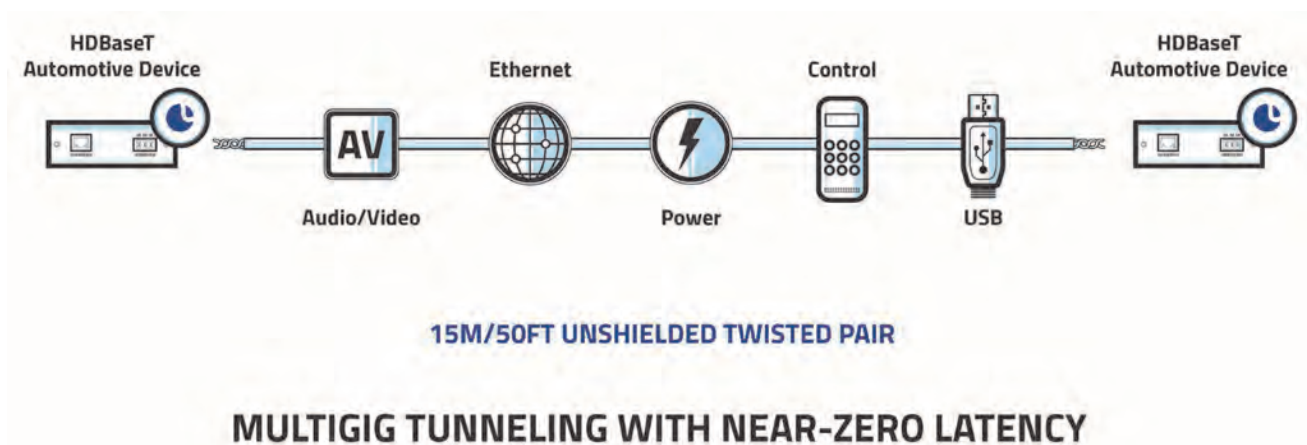


图4. Valens技术允许接近零延迟的数十兆信道。

杂的汽车环境，则无法做到这一点。正如我们之前提到的，电磁干扰对于联网的和自动驾驶的汽车来说是一个严重的问题，除非汽车制造商能够在系统上拥有完全的可靠性，否则这种干扰可能会带来灾难性的后果。”

“正如你所提到的，另一个问题是数据过载。基于云的资源（如数据中心）并不是可能的解决方案。自动驾驶汽车不能依靠到远程数据中心的无线连接来保证自动驾驶系统的安全性和正常运行。当网络掉线，或者该地区的不同系统受到干扰，或者没有无线接入时，会发生什么？汽车的“数据中心”必须位于汽车内部。”

“由于计算单元（ECU）数量增加而产生的越来越多的数据，而且这些计算单元必须彼此通信并与车辆中的不同设备通信。OEM厂商面临的挑战之一是基于空间、重量和成本考虑，如何减少汽车中必要的ECU数量，同时又不影响自动驾驶功能。这是HDBaseT的优势之一，因为它可以提高ECU放置位置的灵活性，以及通过基于需要方式来利用不同的ECU从而满足汽车的不同需求。汽车正在成为车轮上的数据中心，并且我们必须实现资源虚拟化的能力。”

“汽车制造商面临的另一个挑战是传输不同接口（视频，控制器，USB等）所需的电缆数量增加。HDBaseT是一种技术，可以将不同的本地接口融合到同一链路和电缆（例如，视频，音频，电源……）中，从而实现整体上的更多节约。”

“HDBaseT是一种灵活的技术，可以适应每个使用案例和应用的特定需求，例如，大多数ADAS应用不需要对称的高带宽，因为大多数数据都是从摄像头传输到ECU/显示器，而同时只有控制信号是传输到摄像头/传感器。其他使用案例（例如智能天线）需要对称传输。HDBaseT可以提供这两种功能。”

虽然Valens倡导的HDBaseT系统非常灵活，但Risling表示，它并不打算成为所有汽车电气和控制系统的替代。例如，虽然在动力总成系统或电动车辆（EV）再充电中的使用可能是相关的，但是为了跨车辆平台的连续性，为了不会抑制未来的设计目标，汽车制造商不一定需要HDBaseT来替换电缆系统。“因此，OEM厂商可能会维持当今市场上现有的解决方案，例如CAN，MOST等。HDBaseT可以与之共存，甚至将这些

不同的技术通过一根电缆实现，从而优化汽车内部的整体连接性，“他说。

Valens是HDBaseT联盟的创始成员之一，该联盟目前拥有200多名成员。该联盟发展并推动了汽车单元和视听元件制造商，车载信息娱乐开发商以及汽车供应链中其他团体的有线连接核心技术。

Valens成立于2007年，是一家先进IC供应商，为视听，汽车，工业和消费电子产品提供无压缩高清（HD）多媒体内容（通过单根电缆）。◆



Micha Risling, Valens业务部高级副总裁

CIOE

中国国际光电博览会
CHINA INTERNATIONAL
OPTOELECTRONIC
EXPO

第21届 中国国际光电博览会

2019年9月4-7日 深圳会展中心

聚焦半导体 加工/制造行业融合创新

展品范围

光通信器件、光学加工设备、光学镀膜技术及设备、
光学镜头及摄像模组、激光系统设备、机器视觉和光学成像测量、
光通信系统设备、光电智能及自动化设备、光学元件和材料、激光组件及材料等

同期展会

 光通信展
Optical Communications Expo

 激光技术及智能制造展
Lasers Technology & Intelligent Manufacturing Expo

 精密光学展
镜头及摄像模组展
Precision Optics, Lens & Camera Module Expo

 红外技术及应用展
Infrared Applications Expo

 光电传感展
Optoelectronic Sensor Expo

 光电子创新展
Photonics Innovation Expo



CIOE官方微信

110,000m² 展出面积

70,000+名 专业观众

2,000+家 参展企业

4,000+个 参展品牌

(数据来源: CIOE中国光博会组委会)

了解更多, 请关注

WWW.CIOE.CN

未来的节点需要新的减少缺陷策略

随着晶体管几何尺寸的缩小和工艺复杂性的增加，现有的缺陷减少协议已不适合减少浪费和加速生产。Brewer Science提供了工具方面和分析技术的见解，可以改善10nm以下器件的缺陷消除。

随着半导体工业向 10nm 节点以及更小节点先进光刻的迁移，目前减少缺陷的最佳实践标准将明显不再满足。污染水平需要以万亿分之一 (ppt) 来衡量。在这种级别下面，减少缺陷需要分析工具、质量控制 (QC) 和质量工程 (QE) 的改进。希望降低先进节点缺陷水平的半导体制造商必须从原材料开始，仔细控制和表征整个供应链。原材料供应商通常提供有关其化学品纯度水平的数据，但单纯的纯度并不足以使半导体制造商能够确信该材料能够满足其良率要求。他们需要十亿分之几 (ppb) 或 ppt 水平的详细杂质分布数据。这要求他们要么去材料供应商的下级供应商，要么对收到的所有材料进行更多的测试。

原材料供应商可以做些什么，从而使得自己更加出众并获得半导体行业潜在客户的信心呢？这其实可以有相当多的事情可做。对于开发支持半导体和微电子器件制造的材料和工艺的公司而言，至少有三个主要的机会：数据收集和分析；工厂自动化；以及强调质量的文化。

虽然还不是标准的行业惯例，但一些供应商已经开始

提供有关其化学品的质谱数据。这些数据给出了多种金属 ppb 或 ppt 级别的杂质水平，并且还可以跟踪这些杂质水平的历史数据。例如，Brewer Science 监测至少 10 种常见金属污染物的含量，检测水平为 4 至 13 ppt，并将结果数据提供给客户。半导体制造商可以在一定水平的杂质下生产，只要数值一致并且制造商了解不同杂质是如何影响其良率就可以。通过持续跟踪金属杂质，化学前体和其他污染物的数据，与基线的任何偏差都可以显示出来。制造商了解这些偏差如何影响器件良率越好，他们就可以越好地优化他们的工艺，从而保持尽可能高的良率。该方法必须是相互协作的，以便理解这些轻微的偏差。供应商可以采用多种技术来降低其产品中的杂质水平，并提高杂质分布的一致性。这些实践包括工厂自动化，闭环系统和失效模式影响分析 (FMEA)。

工厂自动化以多种方式来提高生产质量。在制造业中，理想情况下应该不出现人工错误，而工厂自动化是减少人工错误的必要步骤。即使生产数量增加，提高产品一致性的工厂自动化也可以大大减少报废产品的数量 (图 1)。

优化的工厂自动化设置 (图 2) 将允许员工在单个屏幕上查看制造工艺的每个部分，使得他们能够轻松监控这些工艺，并在出现任何超出规范的情况下立即采取行动。实时的报警和警报可以通过文本和电子邮件发送，允许员工通过智能手机来远程监控系统。

自动化工厂会产生大量的数据流。质量工程师可以分析这些数据，从而不断改进其工艺。这些结果使员工能够了解质量改进的影响，并使他们能够专注于产品质量。有了产品杂质分布的历史，从而能够更容易了解在何哪些地方需要收紧加工规范，以便得到更一致的结果。

工厂自动化还可降低污染的可能性。在 Brewer Science，化学品的混合和分装在闭环系统中进行 (图 3)。



图1. Brewer Science的废料成本占收入的百分比，图中显示出每年的减少。

作者：Darin Collins，Brewer Science 计量总监

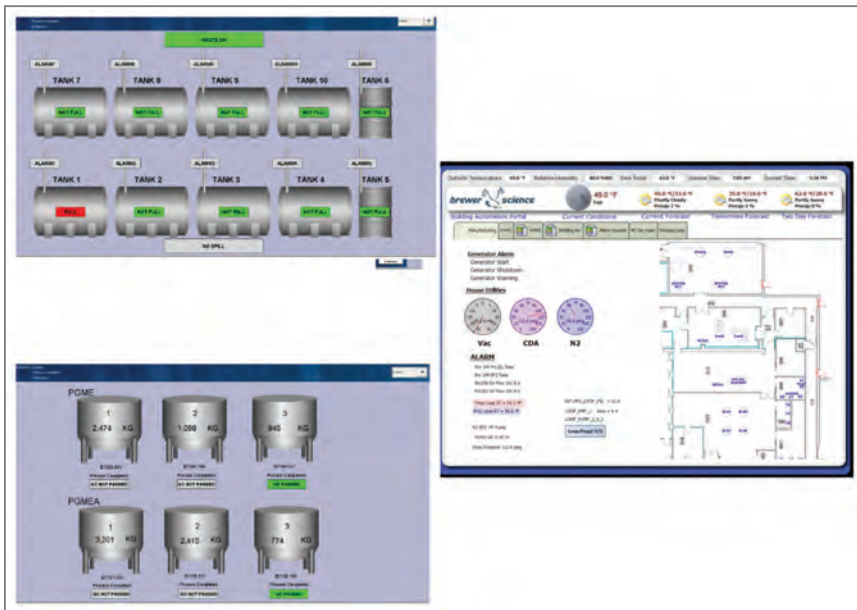


图2. 工厂自动化入口。在该示例中，Tank 1有需要解决的问题。

这些在今天还是竞争优势，必将很快成为吸引客户的必需条件。随着他们自身对缺陷的要求越来越严格，半导体制造商必将开始要求其原材料供应商提供更高水平的清洁度，自动化和表征。传统的先进晶圆在片缺陷仪器没有能力检测原材料在供应链中的影响。典型的解决方案是在下级供应商的检测能力和工艺稳定性中寻找。

QE 在实现持续改进方面发挥着

重要作用。虽然 FMEA 是许多制造环境中的标准工具，但并非总能以最佳的方式使用。采用 FMEA 的理想方法是同时评估所有可能的失效模式，并结合经验教训从而避免重复出错。FMEA 在产品开发的许多阶段都很有用：首次设计产品或工艺时；以新的方式应用工艺时；或在现有产品或工艺的失效分析或计划改进时。

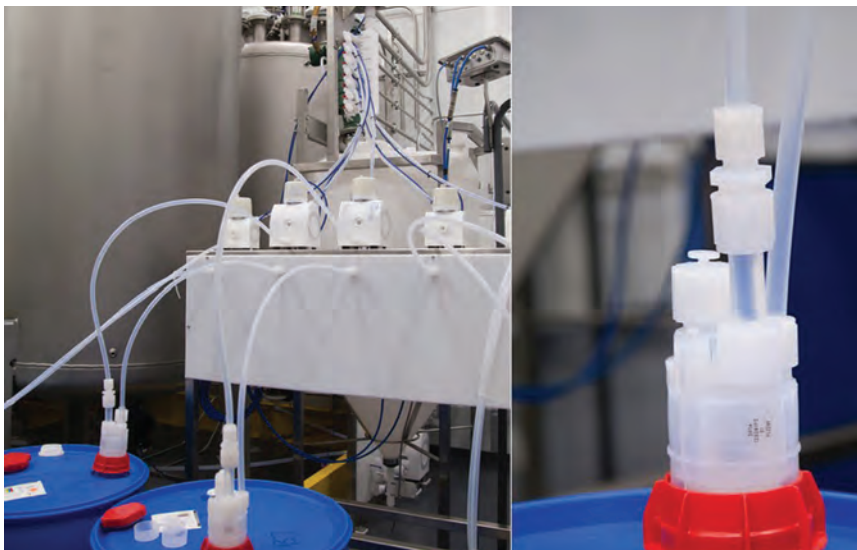


图3. 密苏里州维希的Brewer Science工厂，配料流的闭环系统用于混合材料的准备。

在半导体制造中，保持高良率对于实现成本控制至关重要。进来的原材料可能会通过制造商的规格，但300mm晶圆的良率却可能太低，从而并不具备成本竞争力。在这种情况下，半导体制造商需要从原材料开始重新评估其整个工艺。

如果来料的纯度是良率下降的部分原因，则材料供应商需要与其客户（半导体制造商）合作，以便帮助解决问题。选择处于自动化和表征前沿的供应商将有助于避免潜在的问题。这些供应商也应该会在良率问题与其材料相关情况下，及时做出回应。

后续进一步提高原料纯度的步骤是计算化学。分子建模可以给出设计下一代半导体制造原材料时，所需的分子和原子水平上的改进方法。建模可以预测特定金属污染物与聚合物基质的相互作用，并模拟旋涂过程中的流动，从而预测缺陷分布。计算流体动力学可以在微观水平上建模流体流动，以确保在材料生产期间的混合一致性，并进一步降低缺陷密度。Brewer Science 已经在使用这种建模来提高产品性能了。

最后但同样重要的是，对质量和人更加关注的文化氛围再这些工艺和技术中起着非常重要的作用。它要求人们超越产品/工艺，自始至终致力于质量，并作为其在创新成功中必须的心态。促使技术人员能够进行有意义的变更，并了解其对客户以及客户的客户的影响，将会更加突出个体对于技术进步的贡献。

未来的半导体器件将需要更高水平的缺陷减少。在整个供应链中注重质量的工艺应该是使制造商能够满足日益严格的要求，并实现生产高良率的器件。◆

扇出型面板级封装技术的演进

1. 前言

一般扇出型封装使用 200mm 或 300mm 圆形晶圆作为压模 (Molding)，以及导线重新分布层 (Redistribution Layer, RDL) 制作之临时性载具 (Temporary Carrier)，因为可以使用现有晶圆组件之制造设备，所以非常有利于扇出型晶圆级封装 (Fan-out Wafer-Level Packaging, FOWLP) 技术之应用。

由于考虑增加产能，许多厂商后续提出了扇出型面板级封装 (Fan-out Panel-Level Packaging, FOPLP) 技术，例如在 EPTC2011，J-Devices 就发表尺寸为 320 mm × 320 mm 之扇出型面板级封装 (FOPLP)，称为 WFOP™ (Wide Strip Fan-out Package)^[2-4]。在 ECTC2013，Fraunhofer 则发表压缩压模 (Compression Molding) 制作大面积尺寸 610 mm × 457 mm 之扇出型面板级封装 (FOPLP)^[5-7]。在 ECTC2014，SPIL 也发表两份关于 FOPLP 之文献，称为 P-FO (Panel Fan-out)，其第一篇文献为开发与探讨尺寸为 370 mm × 470 mm 的 P-FO 技术^[8]；另一篇则是有关翘曲度 (Warpage) 之文章^[9]。扇出型面板级封装 (FOPLP) 的瓶颈就是面板设备之可用性，例如应用于制作导线重新分布层 (RDL) 和压模所使用之旋转涂布机 (Spin Coater)、物理气相沉积、电镀、蚀刻、晶背研磨、切割等制程并没有一定的标准设备。因为缺乏标准的面

板尺寸，所以 FOPLP 的潜在使用者都一致同意要制定面板之工业标准尺寸。本文将参考相关文献^[11-12]，探讨各种扇出型面板级封装 (FOPLP) 技术的演进，以及必须克服的挑战。

2. J-Devices的WFOP技术

J-Devices 是第一家使用面板制作扇出型封装的公司，以下介绍其封装结构与关键制程。图 1 为 J-Devices WFOP™ (Wide Strip Fan-out Package)

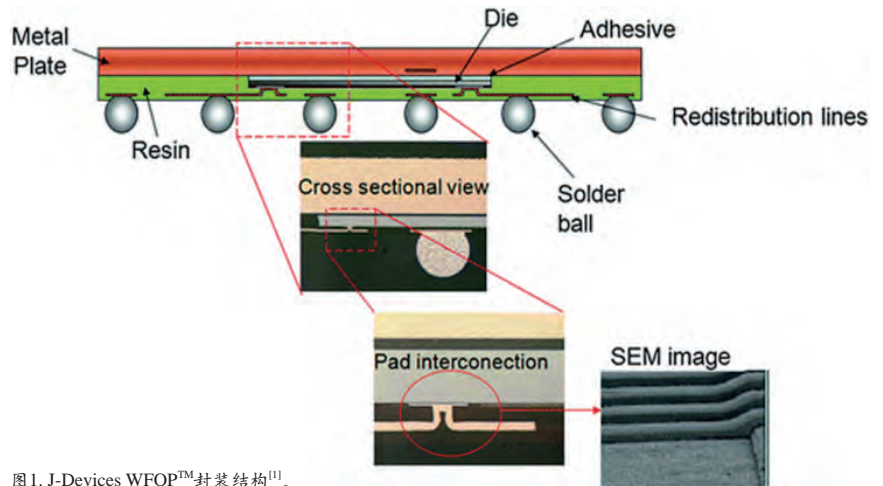


图1. J-Devices WFOP™封装结构^[11]。

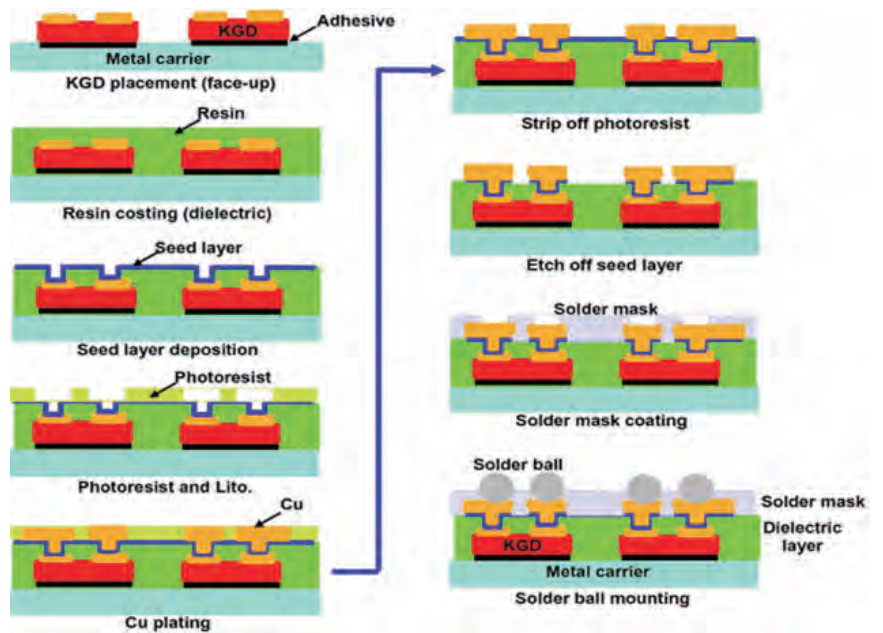


图2. J-Devices WFOP™关键制程。

作者：许明哲，弘塑科技(Grand Process Technology Corporation, GPTC)主任工程师；
周云程，弘塑科技处长；黄富源，弘塑科技副总经理；杨铭和，佳霖科技副总经理；石本立，弘塑科技总经理

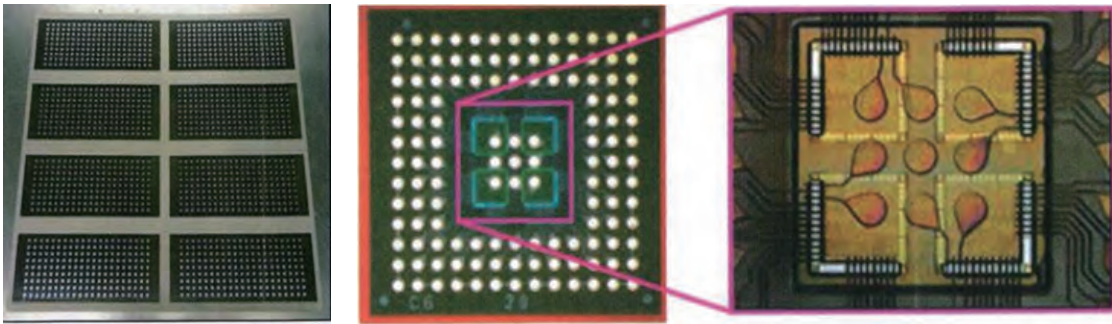


图3. 金属面板与独立之封装体。

封装结构，可以观察到并未使用环氧树脂 (Epoxy Molding Compound; EMC)，而是采用金属板 (Metal Plate) 来支撑整个封装结构，并且应用印刷电路板 (PCB) 技术^[2-4]来制作导线重新分布层。

图2为J-Devices WFOP™关键制程：(1)首先在KGD芯片底部加上黏着剂 (Adhesive)，并将KGD芯片I/O点正面朝上方式黏着于金属载具上 (尺寸为320 mm×320 mm)；(2)在整片面板之KGD芯片上方涂布光敏感性树脂 (Photosensitive Resin)，接着进行曝光与显影，以露出KGD芯片之开口 (Window)；(3)晶种层溅镀沉积 (Seed Layer Deposition)。(4)进行微影制程：上光阻 (Photoresist)、曝光 (Exposure) 及显影 (Developing)，以定义RDL图案；(5)进行电镀铜 (Cu Plating)；(6)光阻去除 (Stripping Off Photoresist)；(7)晶种层蚀刻 (Etching off Seed layer)；(8)上锡球屏蔽 (Solder Mask Coating)，定义接触垫；(9)镶上锡球凸块 (Solder Ball Mounting)，最后进行切割，以形成独立之扇外型封装体。图3为金属面板及WFOP™封装体，其RDL之线宽与线距 (Line Wide and Space) L/S=20μm。

3. Fraunhofer的FOPLP技术

Fraunhofer IZM 总结其3年来的

在扇外型面板级封装 (FOPLP) 之研发成果，它采用表面贴装技术 (SMT) 将芯片与被动组件进行拾取与组装 (Pick and Place) 于面板上，并以印刷电路板及雷射直接成像 (Laser Direct Image; LDI) 制作导线重新分布层 (RDL)，使用大面积之FOPLP技术，以降低成本及提高产能，此技术主要应用于低阶产品、低脚数、小尺寸芯片及大量生产之产品。如图4所示，Fraunhofer其FOPLP面板尺寸为610 mm×457 mm，是300 mm晶圆面积的3.8倍。

Fraunhofer的RDL关键制程如图5所示，他使用PCB方法，以树脂镀铜 (RCC) 和雷射直接成像 (LDI) 技

术制作RDL。RDL关键制程如下：(1)首先将树脂铜层 (RCC) 覆盖于重新建构面板上；(2)然后使用机械或雷射在RCC上钻出孔洞；(3)电镀铜填充孔洞，进而连接导线到铝或铜垫上；(4)贴上一层干膜光阻 (Dry Film)；(5)雷射直接成像 (Laser Direct Imaging; LDI) 作光阻图案化；(6)进行铜蚀刻；(7)将光阻去除，就可形成RDL1；(8)重复以上步骤可制作其他RDL层；(9)最终RDL可以作为接触垫，接着上光阻、焊锡与光罩固化，然后镶上焊接锡球。这些制程在PCB厂就可以进行，不必使用半导体厂之材料和设备。图6(a)为尺寸610mm×457mm的面板；(b)尺寸为8mm×8mm封装

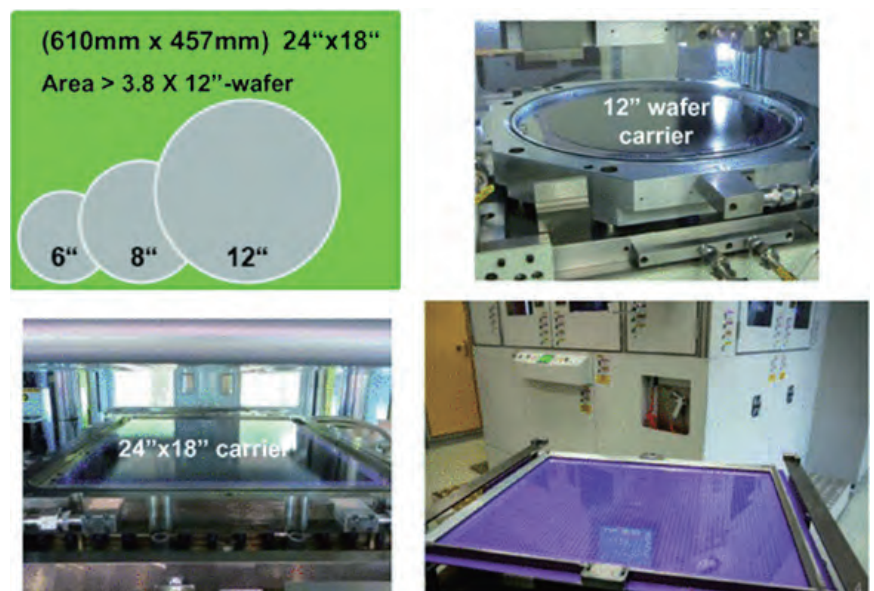


图4. Fraunhofer其FOPLP面板尺寸为610 mm×457 mm，是300 mm晶圆面积的3.8倍。

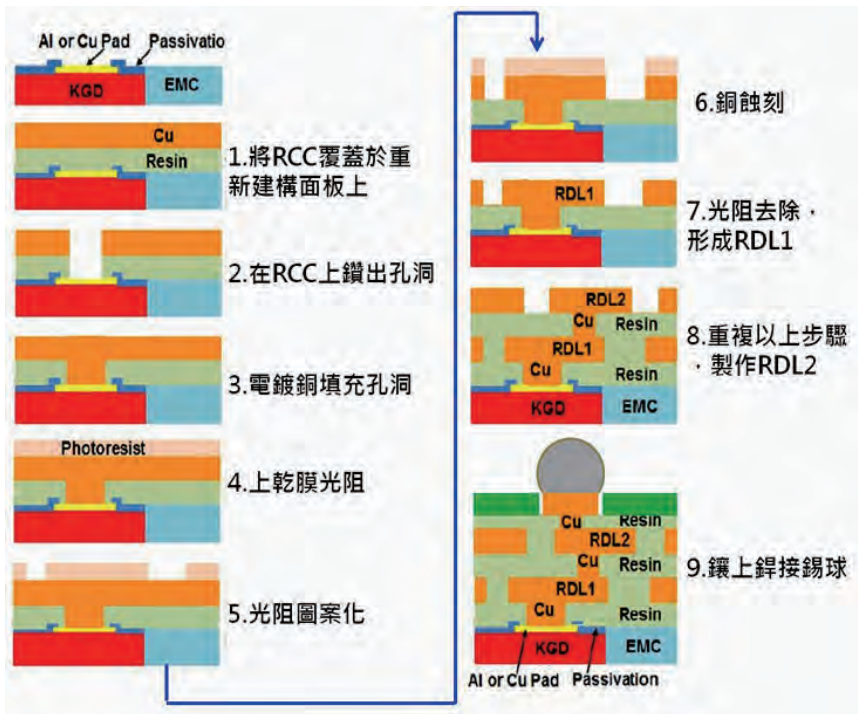


图5. Fraunhofer的RDL关键制程^[1]。

以形成重新建构面板 (Reconstituted Panel); (d) 去除 Glass Carrier-1, 并于重新建构面板的另一面黏上 Glass Carrier-2; (e) 使用 TFT-LCD 2.5 代技术, 制作导线重新分布层 (RDL); (f) 镶上锡球 (Solder Ball Placement); (g) 切割封装好的芯片, 以形成个别独立的构装体。

5. FOPLP技术必须克服的挑战

与 FOWLP 相比较, FOPLP 具备增加产能与降低成本之潜力, 然而目前 FOPLP 仍有以下挑战点需要克服。

(1) 大多数 OSAT 和 Foundries 都已拥有 FOWLP 所需之设备。但对于 FOPLP, 则必须投入资金以开发新设备。

(2) 晶圆检测制程设备已发展成熟, 而 FOPLP 面板检测制程设备, 仍有待发展。

(3) FOWLP 的良率高于 FOPLP

体之 X-Ray 照片, 此封装体含有两个尺寸为 2mm x 3mm 的芯片。

4. SPIL的P-FO技术

SPIL 整合 PCB 技术, TFT-LCD 2.5 代技术 (面板尺寸: 370 mm x 470 mm), 以及后段封装技术, 发展出面板扇出型封装 (Panel Fan-out; 简称 P-FO) 技术。P-FO 封装结构如图 7(a) 所示, 其 KGD 芯片是镶埋在干膜 (Dry Film) 内部, 而非一般 Fan-out 之环氧树脂材料 (Epoxy Molding Compound; 简称 EMC)。目前其导线重新分布层 (RDL) 只有一层。图 7(b) P-FO 封装面板尺寸图。

SPIL 的 P-FO 封装关键制程如图 8 所示: (a) 在 Glass Carrier-1 上方涂布黏着剂

(Adhesive); (b) 将 KGD 芯片正面朝下黏于 Glass Carrier-1 上; (c) 将光阻干膜 (Dry Film) 压合于整个面板,

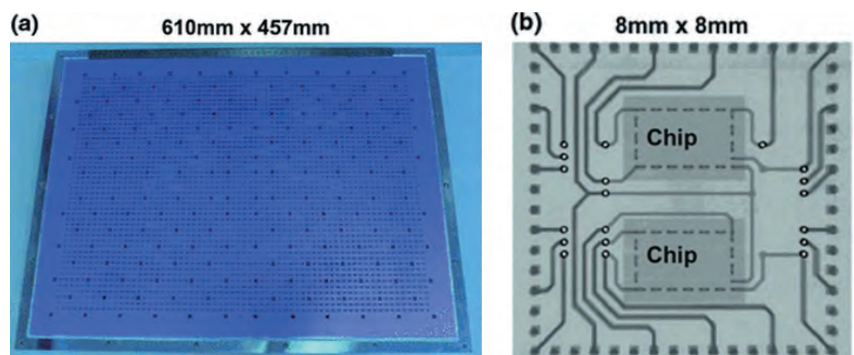


图6. (a)610mm x 457mm的面板。(b) 8mm x 8mm封装体之X-Ray照片。

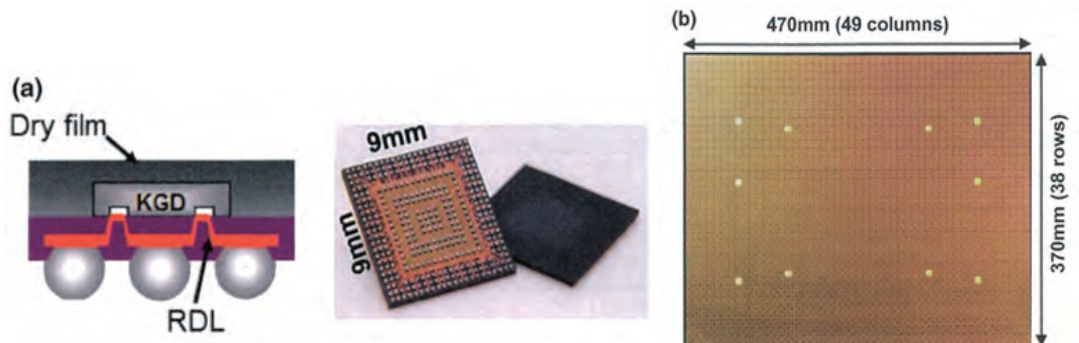


图7. SPIL的P-FO封装结构与面板尺寸图^[1]。

(假设面板的尺寸大于晶圆的尺寸)。

(4) 需要仔细确定面板 (Panel) 比晶圆 (wafer) 更具备成本优势。(虽然面板的产能较高, 但必须考虑面板之芯片拾取和放置时间会较长, EMC 涂布时间也较长, 以及良率较低等问题。)

(5) 产能满载与高良率 FOWLP 生产线之成本, 会比未达产能满载与低良率之 FOPLP 生产线低。

(6) 面板设备比晶圆设备需要更长的清洁时间。

(7) 与 FOWLP 不同, FOPLP 适用于中小尺寸芯片, 以及较粗线宽和线距的 RDL 之封装。

(8) 目前只有少数公司能够进行扇出型面板级封装, 因为必须具备材料背景, 设备自动化和 IP 等条件。还有在大量生产时, 必须能够保持面板尺寸之稳定性与高良率制程。

(9) 由于 FOPLP 缺乏标准面板尺寸, 因此需要能够提供客制化设计与制作的设备供货商之协助合作。

(10) 如果 FOPLP 制程能够达到细线宽和细线距之高良率产能需求, 则 FOPLP 将非常具有潜力进行大量生产。

为因应 FOPLP 缺乏标准面板尺寸, 因此需要能够提供客制化设计与制作的设备供货商之协助需求, 目前弘塑科技 (Grand Process Technology Corporation ; GPTC) 特别提供客户在扇出型面板制程之完整解决方案, 包括: 电镀铜 (Copper Plating)、光阻显影 (PR Developing)、UBM 蚀刻 (UBM Etching)、光阻去除 (PR Stripping)、面板与载具清洗等设备以及化学药液。弘塑科技可针对 FOWLP 与 FOPLP 不同晶圆或面板尺寸, 提供设备客制化设计及制作之服务。如

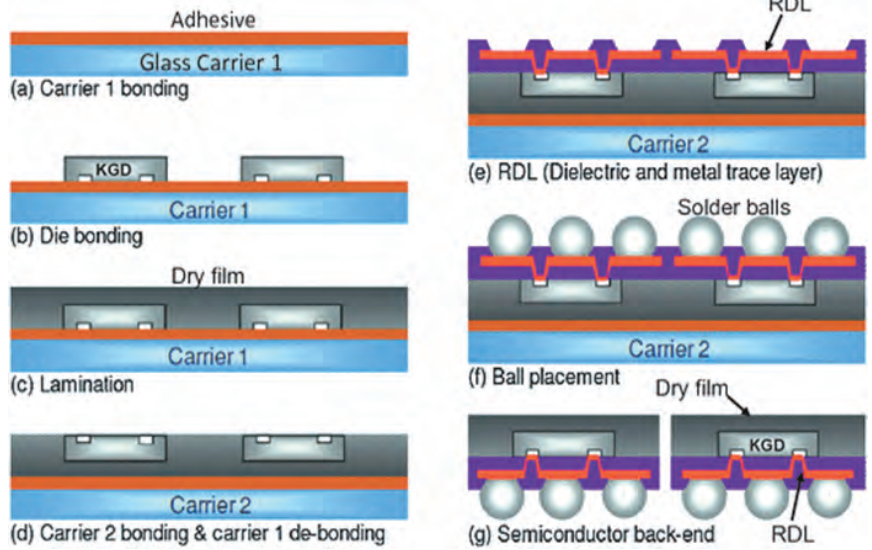


图8. SPIL的P-FO关键制程^[1]。

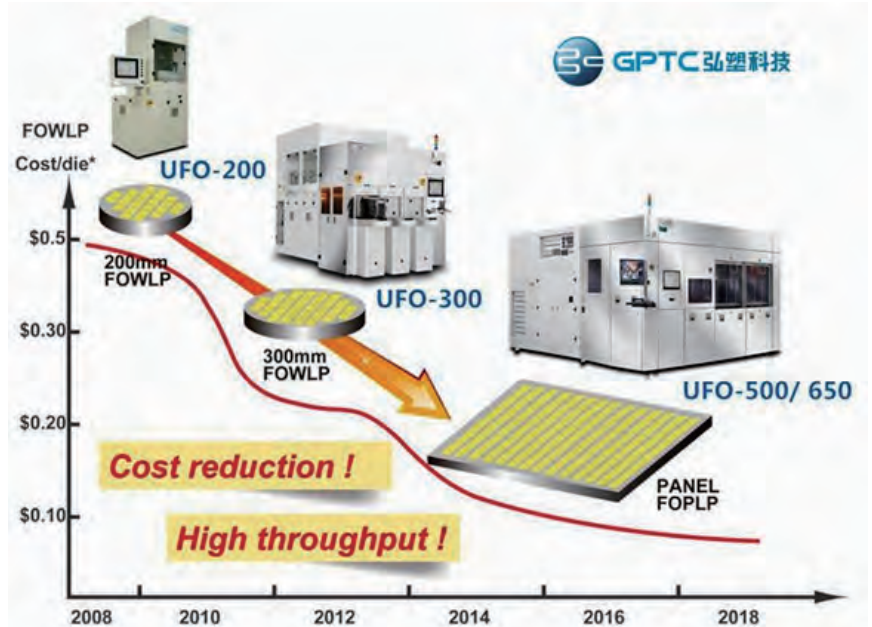
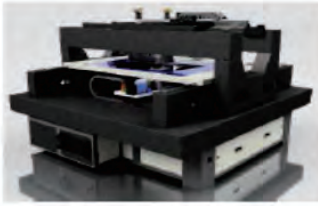


图9. 弘塑科技历年来为满足不同基板形状尺寸需求, 所发展各式湿式旋转清洗蚀刻设备之演进图。

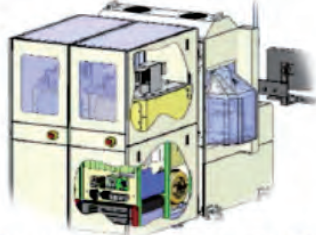
图9所示为弘塑科技历年来为满足不同基板形状尺寸需求, 所发展出各式湿式旋转清洗蚀刻设备 (Single Spin Processor) 之演进图。

针对 FOPLP 面板封装制程之检测设备方面的复杂度, 从每层导线重布线路 (RDL) 堆栈到最后完成封装, 可能需经过 10 到 15 个检测步骤, 但即便如此仍可能有漏网之鱼。先进封装流程的多样性, 也是缺陷检测的挑

战。有鉴于先进 3D-IC 封装流程的多样挑战性, 尤其一般光学仪器是无法检测出封装堆栈型晶粒之内部缺陷, 此时内部缺陷检测的挑战点就需要穿透式量测解决方案 (Transmissive Metrology Solution) 来突破。所以弘塑集团 (GPTC Group) 之佳霖科技 (Challentech International Corporation; CIC) 特别提供高速 X 射线扫描检测设备 SVXR (Silicon Valley X-Ray),



3D-PowerCT™-PC Drill



3D-PowerCT™-Adv. Package

图10. 弘塑集团之佳霖科技(CIC)提供3D-Power CT™高速X射线扫描检测设备SVXR(Silicon Valley X-Ray)方案, 可应用于PCB及先进封装之穿透式量测^[11]。

它具备高速度 (High Speed) 和高分辨率 (High Resolution) 性能, 可应用于 PCB 及先进封装之穿透式量测 (如图 10 所示)。图 11 为多层印刷电路板使用 SVXR 穿透式量测仪器之 X 光照片, 它可针对各线路之信号层进行动态检测 (Dynamic Detection), 进而快速量测出实际信号层之位置 (Signal Layer Position) ^[11]。

SVXR 藉由整合先进影像分析 (Advanced Image Analysis)、机器学习深度学习软件 (Machine Learning

Software) 与最新高速 X 光解决方案 (US Patent No : 9,646,732) 等三大优势, 可快速清楚检验 RDL 多层线路与凸块 (Bump) 等电性接点之内部缺陷及完整性, 实现百分百在线检测之可能性, 尤其对于干焊 (Non-Wet, Cold Joint)、虚焊 (Non-Wet Open)、微空隙 (Micro-void)、枕头效应 (Head in Pillow)、短路桥接 (Short Bridging) 等种种于过往只能抽样检测的缺陷, SVXR 为客户提供了当站及时可靠的检测方案。尤其在先进封

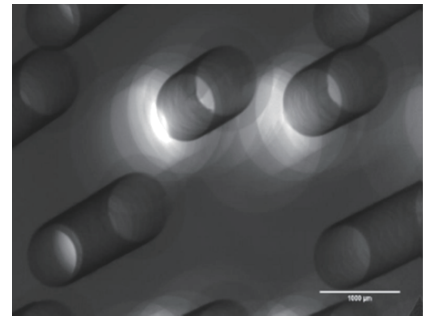


图11. SVXR穿透式量测仪器, 可对各线路信号层进行动态检测(Dynamic Detection)^[11]。

装各种异质接口的堆栈制程中 (例如最新 2.5D-IC、CoWoS、3D-IC 等封装), SVXR 可针对各层接口中数以百万计的凸块 (Bump) 进行快速缺陷分析统计, 并将图案数值化, 以利生产线实现快速筛检及判断, 其效能已取得一线大厂之量产认证。此外, SVXR 可进一步与生产设备相结合, 进行在线实时量测数据的动态匹配, 这对于封装及 PCB 客户之良率质量提升, 无疑是一大福音。图 12 为 SVXR 针对客户所提供之量产芯片, 进行各层

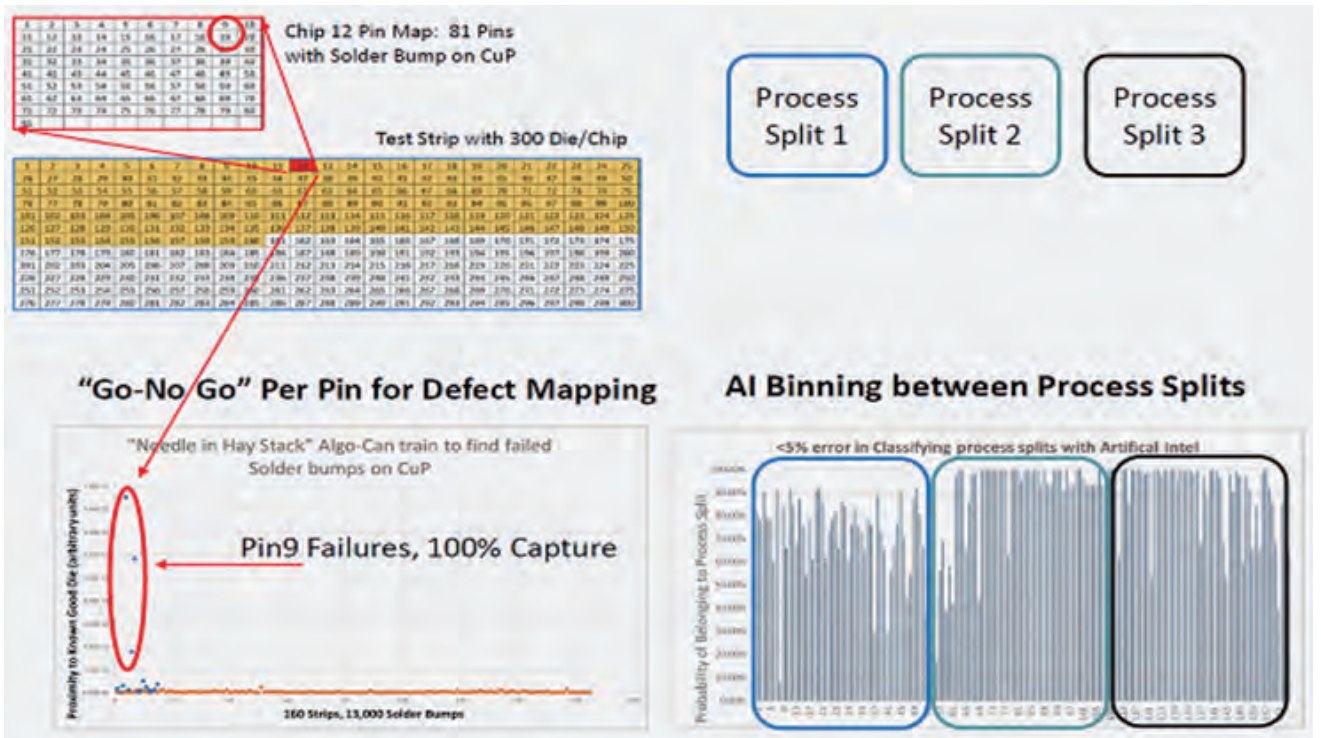


图12. SVXR高速X-射线量测仪, 可对各芯片、各层线路及凸块进行缺陷检测, 通过影像分析及机器学习深度学习, 将影像数字化后, 于量产芯片上执行快速鉴别及可靠度缺陷标示。

线路及凸块缺陷检测，通过影像分析及机器深度学习，将影像数字化后，于量产芯片上执行快速鉴别及可靠度缺陷标示，进而提供百分百全线缺陷量测的可能性。

6. 结论

本文已针对 FOPLP 技术之演进作了简要说明。FOPLP 是延伸 FOWLP 的突破性技术，在多晶粒整合的需求，加上进一步降低生产成本的考虑下，所衍生而出的封装技术。FOPLP 透过更大面积的方形载版来提高生产效率，由于生产成本有机会比 FOWLP 更具竞争力，因此引发市场高度重视。近年来，全球各主要半导体业者及封测厂，都已积极投入发展或加速导入这新一代的封装技术。惟大面积面板制程所带来压模及 RDL 之翘曲较大，导致 RDL 之良率受损，这是现今许多封测厂正在积极克服之挑战。未来 FOPLP 制程如果能够达到高良率之产能需求，则 FOPLP 将非常具有潜力进行大量生产。

目前国际大厂在 FOPLP 之发展动态，大致上可以分为各别公司自主性开发，以及联盟共同开发两个方向。国际封测大厂如 ASE、Amkor、PTI 及三星电机 (SEMO) 等皆有开发各自 FOPLP 技术，但经过多年的开发 / 鉴定 / 抽样，最终在 2018 年有三家公司将投入生产；PTI、NEPES 和 SEMCO。自 2017 年以来，NEPES 一直处于小批量生产阶段；ASE 与 Deca 公司授权之 M-Series 技术，采用先芯片及芯片面向上 (Chip First and Face-up) 制程，面板大小在 600 mm × 600 mm，线宽线距 ($L/S < 5/5\mu\text{m}$)，尚处于开发阶段，将于 2019~2020 开始批量生产。

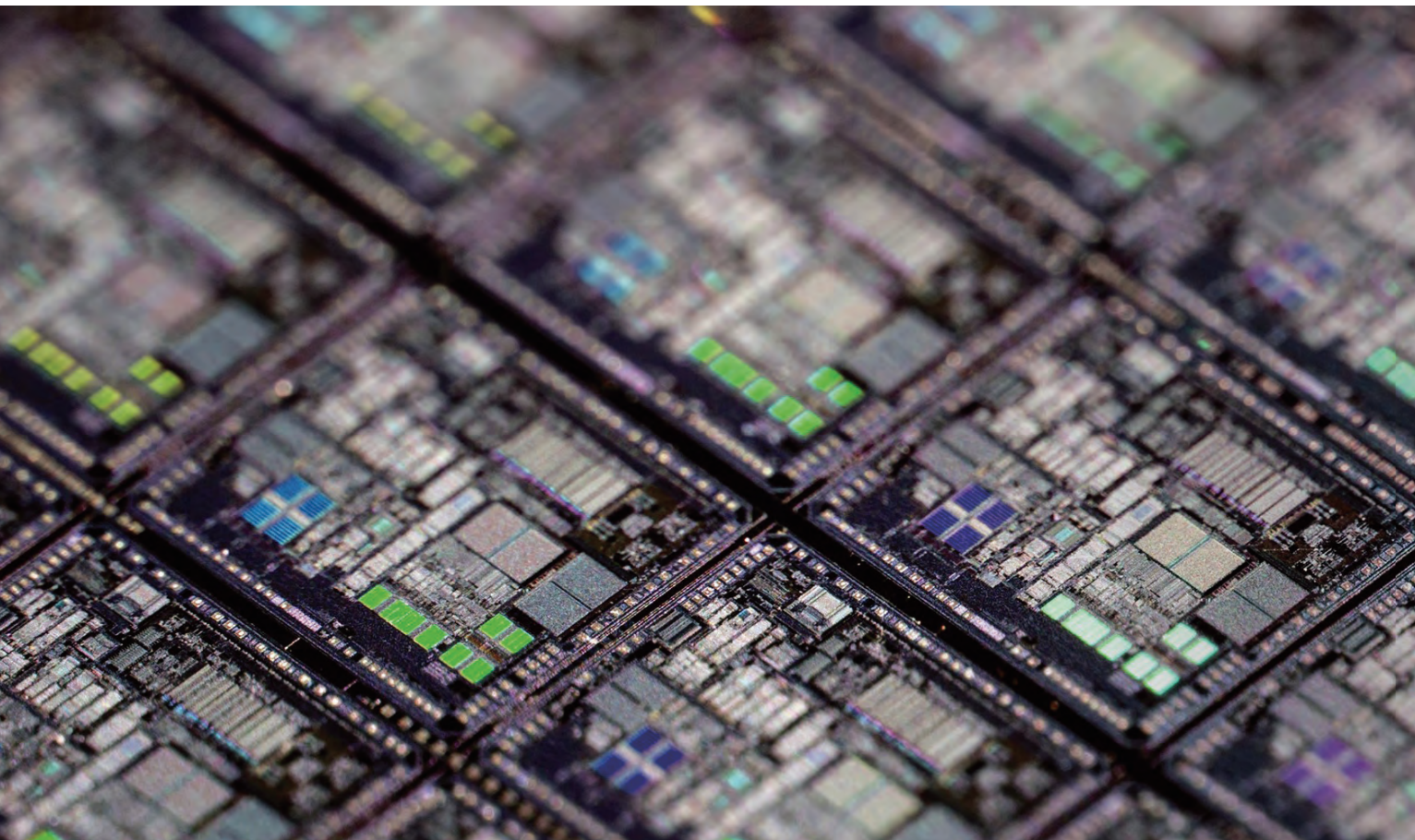
每家公司都有自己的商务策略，并开发自己的 FOPLP 技术 (面板大小，利用不同的基础设施等)。例如，NEPES 专注于粗线宽线距设计 ($L/S > 10/10\mu\text{m}$)，针对汽车，传感器和物联网等应用上。而 PTI 和 SEMCO 的长期目标是针对需要线宽线距 ($L/S = 8/8\mu\text{m}$) 或更低的中高端产品应用。与此同时，Unimicron 正在研究一种商业模式，即制造高密度 RDL，并由 OSAT 合作伙伴或客户进行进一步组装。此外，像 Amkor 和 JCET/STATS ChipPAC 这样的著名 OSAT 目前处于“观望”阶段，进一步评估各种选项^[12]。◆

参考文献

1. John H. Lau, Fan-Out Wafer-Level Packaging, ISBN 978-981-10-8883-4, Springer Nature Singapore Pte Ltd, 2018. Page 217-230.
2. Hayashi, N., T. Takahashi, N. Shintani, T. Kondo, H. Marutani, Y. Takehara, K. Higaki, O. Yamagata, Y. Yamaji, Y., Katsumata, and Y. Hiruta. 2011. A Novel Wafer Level Fan-out Package (WFOPTM) Applicable to 50 Jim Pad Pitch Interconnects. In IEEE/EPTC Proceeding, December 2011, 730-733.
3. Hayashi, N., H. Machida, N. Shintani, N. Masuda, K. Hashimoto, A. Furuno, K. Yoshimitsu, Y. Kikuchi, M. Ooida, A. Katsumata, and Y. Hiruta. 2014. A New Embedded Structure Package for Next Generation, WFOPTM (Wide Strip Fan-Out Package). In Pan Pacific Symposium Conference Proceedings, February 2014, 1-7.
4. Hayashi, N., M. Nakashima, H. Demachi, S. Nakamura, T. Chikai, Y. Imaizumi, Y. Ikemoto, F. Taniguchi, M. Ooida, and A. Yoshida. 2017. Advanced Embedded Packaging

for Power Devices. In IEEE/ECTC Proceedings, 2017, 696-703.

5. Braun, T., K.-F. Becker, S. Voges, T. Thomas, R. Kahle, J. Bauer, R. Aschenbrenner, and K.-D. Lang. 2013. From Wafer Level to Panel Level Mold Embedding. In IEEE/ECTC Proceedings, 2013, 1235-1242.
6. Braun, T., K.-F. Becker, S. Voges, J. Bauer, R. Kahle, V. Bader, T. Thomas, R. Aschenbrenner, and K.-D. Lang. 2014. 24"x 18" Fan-out Panel Level Packing. In IEEE/ ECTC Proceedings, 2014, 940-946.
7. Braun, T., S. Raatz, S. Voges, R. Kahle, V. Bader, J. Bauer, K. Becker, T. Thomas, R. Aschenbrenner, and K. Lang. 2015. Large Area Compression Molding for Fan-out Panel Level Packing. In IEEE/ECTC Proceedings, 2015, 1077-1083.
8. Chang, H., D. Chang, K. Liu, H. Hsu, R. Tai, H. Hunag, Y. Lai, C. Lu, C. Lin, and S. Chu. 2014. Development and Characterization of New Generation Panel Fan-Out (PFO) Packaging Technology. In IEEE/ECTC Proceedings, 2014, 947-951.
9. Liu, H., Y. Liu, J. Ji, J. Liao, A. Chen, Y. Chen, N. Kao, and Y. Lai. 2014. Warpage Characterization of Panel Fan-out (P-FO) Package. In IEEE/ ECTC Proceedings, 2014, 1750-1754.
10. Ko, C.T., Henry Yang, John H. Lau, Ming Li, Margie Li, Curry Lin, et al., 2018. Chip-First Fan-Out Panel-Level Packaging for Heterogeneous Integration. In ECTC Proceedings, May 2018.
11. Scott Jewler, PCB Signal Integrity Optimization Using X-ray Metrology, the PCB Magazine, October 2017, Page 32~36.
12. Status of Panel Level Packaging 2018, Yole Développement, April 2018.



新型WID120晶圆ID读取器 简化并加速半导体晶圆的处理工艺

“德国制造”的IOSS WID120晶圆ID读取器为最高质量的结果和可靠性树立了标准。

HTT集团报道

IOSS WID120 晶圆 ID 读取器是最新一代的先进晶圆 ID 读取器。它旨在缩小易用性和最高灵活性之间的差距，同时消除工艺工具操作员的耗时教学或者重新教学程序。凭借其全自动灯光控制和智能配置处理，IOSS WID120 能够自我调整并大幅提高读取速率。它是这类工具中的第一个，可以完全避免重新教学。

WID120 - 半导体行业中ID读取的基准

IOSS WID120 晶圆 ID 读取器的开发旨在满足半导体

行业的极高要求。无论晶圆材料和涂层是什么，它都可以在任何类型的晶圆上轻松解码 OCR，条形码，DataMatrix 和 QR 码的标记。“德国制造”的 IOSS WID120 晶圆 ID 读取器为最高质量的结果和可靠性树立了标准。这些独立系统采用紧凑型设计，具有最高的读取速率，并且具有客户验证的可靠性。

易于使用的 GUI，可在几分钟内得到结果，新的 WID120 图形用户界面 (GUI) 彻底改变了 ID 读取器的市场。这个 GUI 概念具有易于理解的教学向导，使任何技



术人员都能够执行简化的摄像头设置过程。通过自动照明控制，即使在次优条件下也能帮助获得结果。WID120 软件还包含尖端的智能化功能，可显著减少技术支持所需的时间。该软件能够适应新的读取条件，例如晶圆上的不同涂层，并自动将新的灯光设置添加到现有配方中。

智能化的先进照明系统

得益于具有 RGB（红 / 绿 / 蓝）照明的独特 IOSS 专利光学系统，WID120 晶圆 ID 读取器可以对任何 ID 标记进行成像。不同的周围光线条件对其设置和读取结果没有任何影响。具有超软标记，超薄涂层和蓝宝石衬底的晶圆也可以采用 WID120，而无需额外的设置程序。智能并且自然而然的全自动选择灯光模式，如明亮和多个暗场照明，为用户提供了大量的变化。多达 15 种内部 RGB 灯光模式以及自动调节功能可根据应用需求来调节照明。凭借这些出色的集成照明可能性和三种可选的外部照明模式，该设备可以轻松匹配未来的潜在应用。

WID120 的智能照明系统减少了读取 ID 码的时间。它将加速您的系统，并为您提供更大的生产灵活性。

此外系统还提供易于集成到生产设备的特殊接口。工作的时间越长，它就运行得越快。

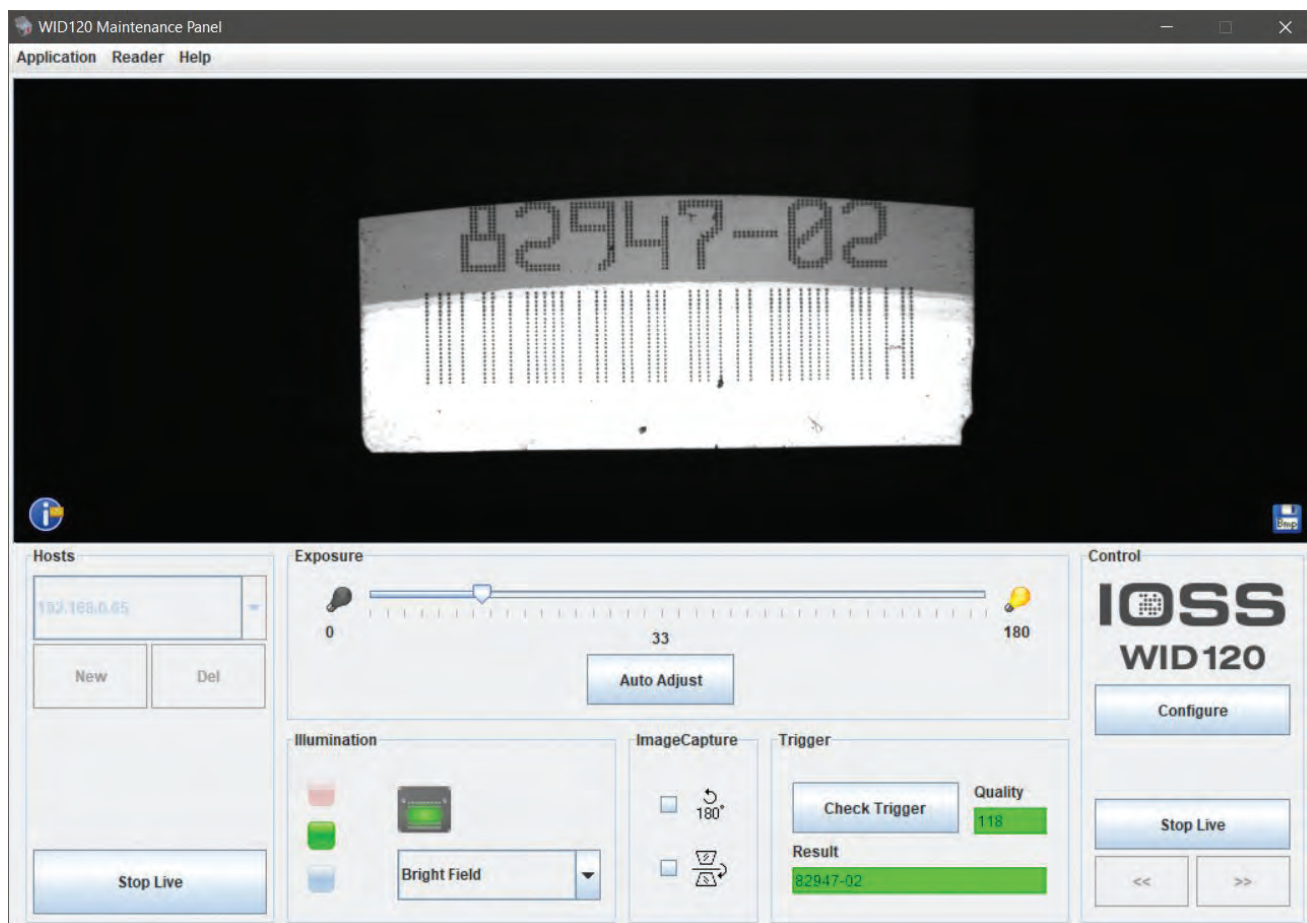
不受限的读取算法

IOSS WID120 晶圆 ID 读取器系统可实现 100% 的晶圆可追溯性。我们的长期经验已经证明了所有类型晶圆上的 OCR 代码，条形码以及 DataMatrix 和 QR 码的 ID 识别算法。

该系统提供灵活的不同字体处理和自定义输出格式。读出结果可以通过数据库自动检查，以确保完美的性能。我们的算法经过客户验证，能够是实现晶圆 ID 读取器领域出色的可靠性和稳健性。

使用直观的数字滤镜进行图像增强

除了独特的 RGB 照明技术外，IOSS WID120 晶圆 ID



用于读取OCR，条形码，DataMatrix和QR码的一体化相机

读取器还采用全自动图像增强滤镜。

由于其超宽的视场，它可以一步读取 OCR，条形码，DataMatrix 和 QR 码。

即使在最复杂的情况下，这种组合也能够将读取失败转化为读取成功，同时提高稳定性。

所有的编码都可以在我们的视场范围内进行读取。即使编码改变其位置或改变角度，IOSS WID120 也能够使用我们成为“代码偏移补偿”的技术来读取。

WID120升级套件的示例：

晶圆点测机 (Wafer Prober) :
Accretech/TSK, TEL, MARTEK/Electrogilas, SEMICS等

晶圆检测机 (Wafer Inspection) :
ASTI, QES Mechatronic, RUDOLPH, CAMTEK等

晶圆分选机 (Wafer Sorter) :
RORZE, MECHATRONIC, NADATECH, BROOKS, PST, ASYST, RORZE, R2D, COMET, TB PLONER等

最快的阅读性能

IOSS WID120 晶圆 ID 读取器是市场上最先进的高端系统。它非常强大和可靠。使用高功率处理器 IOSS WID120 晶圆 ID 读取器允许进行高强度的图像分析，以提供非常可靠的结果，以及最佳的短的读取时间。与其他产品相比，IOSS WID120 读取结果的速度提高了 10 倍。

先进的自动配方优化

WID120 的软件功能可自动优化设置，以读取要求最苛刻的晶圆标记。它允许仅在一个作业中读取 OCR，条形码，DataMatrix 和 QR 码。灵活的配方处理提供了满足特殊应用要求的额外选项。

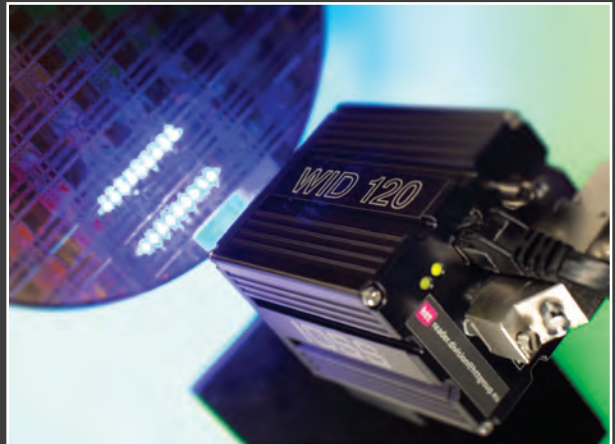
WID120 可以通过数据库配置修改结果。每次触发，它可以调整多达 10000 种不同的设置。两个读取器可以在一个读取器接口上同时操作，仅使用一个触发信号来读取 FRONT 和 BACK 侧数据。操作员无需干预这些系统的使用。

配方的优化使用

晶圆上的 ID 标记可以在晶圆之间和批次之间变化。'德国制造'的 IOSS WID120 晶圆 ID 读取器可自动适应当前的条件并完成工作。独特的智能照明技术, RGB 光以及使用额外的图像增强滤镜的自动优化, 可以在一定程度上实现流畅的工作流程。该系统无需操作员的手动优化或调整。

无可比拟的灵活性, 易于集成和一流服务

IOSS WID120 晶圆 ID 读取器可以非常容易地集成到现有工具中, 并且占用空间更少。它独立于软件平台工作, 并使用具有全面用户界面的软件版本。凭借紧凑的设计和针对特殊应用的额外可用光学选项, IOSS WID120 晶圆 ID 读取器可以集成到任何类型的晶圆工艺和拾取设备中。我们一流的技术支持和服务以高水平的专业知识在整个客户群中闻名。◆



产品实际配置:

- 用于读取OCR, 条形码, DataMatrix和QR码的一体化相机
- 持续改进的集成RGB-LED照明
- 先进的智能化的
- 编码转换补偿
- 智能照明概念
- 可连接的额外外部RGB照明
- 每个作业文件最多达99种不同的配置
- 支持FRONT和BACK侧读数的数据库和主从选项
- 易于使用的GUI - 图形用户界面
- 不同语言的集成帮助以及任何菜单选项
- 用户级的指导教学向导
- 字体预览, 轻松添加新字体
- 触摸屏
- 图像可通过FTP存储
- 记录数据可通过UDP存储
- 局域网中每个读取器都可识别
- 外形修改以实现更灵活的集成

产品优势:

- 具有100%的晶圆可追溯性, 从而增加了工具的正常运行时间
- 优化的功能, 可以实现最高效的晶圆产能
- 轻松集成到生产设备中
- 最快读取速度, 比其他的快10倍
- 市场上产品中的最大视场: 35mmx13mm (称为超宽视场)
- 开发和生产都是“德国制造”
- 全球安装超过10000个系统
- 市场上具有最佳投资回报率 (ROI) 的读取器

Advertiser	广告商名称	网址	页码
CIOE	第21届国际光电博览会	www.cioe.cn	27
华显光学		www.china-eoc.com	19
EVG		www.EVGroup.com	BC
EDI CON China	电子设计创新大会	www.mwjjournalchina.com/edicon	IFC
ITW EAE		www.itweae.com	1
艾斯达克		www.intelligent-stock.com	9
林斯特龙		lindstromgroup.com	15
SEMICON China		www.semiconchina.org	IBC

欢迎投稿

《半导体芯科技》(Silicon Semiconductor China) 是针对中国半导体市场的行业杂志, 是全球知名权威杂志的《Silicon Semiconductor》“姐妹”杂志, 由香港雅时国际商讯以简体中文出版发行。

本刊针对中国半导体市场特点, 精选《Silicon Semiconductor》的文章, 并采编报道国内外半导体业界新闻、深度分析和权威评论, 为中国半导体行业提供全方位的商业、技术和产品信息。内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、平板显示器等, 服务于中国半导体产业, 从 IC 设计、制造、封装到应用等各个方面。

本刊欢迎读者和供应商投稿, 采用的稿件将在印刷版本或者网上刊登。

文章投稿指南

1. 主题突出、结构严谨、短小精悍, 中文字数以 3000 字左右为宜。
2. 文章最好配有 2-4 幅与内容有关的插图或表格。插图、表格按图 1、图 2、表 1、表 2 的次序编号, 编号与文中的图表编号一致。
3. 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
4. 文章版权归著作者, 请勿一稿多投。稿件一经发表如需转载需经本刊同意。
5. 请随稿件注明联系方式(邮编、地址、电话、电子邮件)。

新产品投稿指南

1. 新产品必须是在中国市场新上市, 可以在中国市场上买到。
2. 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
3. 新产品投稿要求短小精悍, 中文字数 300 字左右。
4. 来稿请附产品照片。最好是在单色背景下的产品实物照片, 照片分辨率不低于 300dpi。
5. 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

本刊优先刊登中文来稿(翻译稿请付英文原稿)。

投稿电邮: sunniez@actintl.com.hk

行政及销售人员 Administration & Sales Offices

行政人员 Administration

HK Head Office (香港总部)

ACT International (雅时国际商讯)

Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852 28386298

Publishing Director (出版总监)

Adonis Mak (麦协林), adonism@actintl.com.hk

Editor-in-Chief (总编辑)

Sunnie Zhao (赵雪芹), sunniez@actintl.com.hk

Sales Director (销售总监)

Steven Gan (干辉), steveng@actintl.com.hk

General Manager-China (中国区总经理)

Michael Tsui (徐旭升), michaelt@actintl.com.hk

London Office

Hannay House, 39 Clarendon Road
Watford, Herts, WD17 1JA, UK.
T: +44 (0)1923 690200

Coventry Office

Unit 6, Bow Court, Fletchworth Gate
Burnsall Road, Coventry, CV5 6SP, UK.
T: +44 (0)2476 718 970

Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com
+44 (0)1923 690205

销售人员 Sales Offices

China (中国)

Shenzhen (深圳)

Jenny Li (李文娟), jennyl@actintl.com.hk

Gavin Hua (华北平), gavinH@actintl.com.hk

Tel: 86 755 2598 8571

Shanghai (上海)

Steven Gan (干辉), steveng@actintl.com.hk

Hatter Yao (姚丽莹), hatter@actintl.com.hk

Helena Xu (许海燕), helenax@actintl.com.hk

Amber Li (李歆), amberL@actintl.com.hk

Tel: 86 21 6251 1200

Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk

Tel: 86 135 5262 1310

Wuhan (武汉)

Sky Chen (陈燕), skyc@actintl.com.hk

Tel: 86 137 2373 9991

Eva Liu (刘婷), evaL@actintl.com.hk

Tel: 86 138 8603 3073

Grace Zhu (朱婉婷), graceZ@actintl.com.hk

Tel: 86 159 1532 6267

Hong Kong (香港特别行政区)

VP of Sales & Marketing (销售副总裁)

Mark Mak (麦协和), markm@actintl.com.hk

Tel: 852 2838 6298

Asia

Japan (日本)

Masaki Mori, mori-masaki@ics-inc.co.jp

Tel: 81 3 6721 9890

Korea (韩国)

Lucky Kim, semieri@semieri.co.kr

Tel: 82 2 574 2466

Taiwan, Singapore, Malaysia

(台湾, 新加坡, 马来西亚)

Mark Mak (麦协和), markm@actintl.com.hk

Tel: 852 2838 6298

US (美国)

Janice Jenkins, jjenkins@brunmedia.com

Tel: 724 929 3550

Tom Brun, tbrun@brunmedia.com

Tel: 724 539 2404

Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com

Tel: +44 (0)1923 690215

Jackie Cannon, Jackie.cannon@angelbc.com

Tel: +44 (0) 1923 690205

跨界全球 · 心芯相联

CONNECT · COLLABORATE · INNOVATE

全球高规格的产业聚会

SEMICON China 历经持续增长, 已连续7年成为全球最大、影响面最广的集技术、产业、投资于一身的半导体产业盛会, 吸引了全球半导体产业精英汇聚上海。

前沿技术的研讨平台

SEMICON China 是一个全球合作交流、拓展商机的理想社交平台。与展会同期举办多场高端论坛和技术研讨会, 探讨全球产业趋势、前沿技术和市场机会。



中国半导体发展的历史见证者

作为中国半导体30年的合作伙伴, SEMICON China 见证了中国半导体产业的茁壮成长、加速发展的历史, 也必将为未来的强盛壮大作出贡献。

半导体产业盛会

行业观众预计逾100,000人, 展览面积逾80,000平方米。

SEMICON China 2019 同期会议

功率及化合物半导体国际论坛

开幕主题演讲

SIIP China: SEMI产业创新投资论坛

先进制造论坛

先进封装论坛-异构集成

智能汽车论坛

2019中国显示大会 — 新兴显示论坛

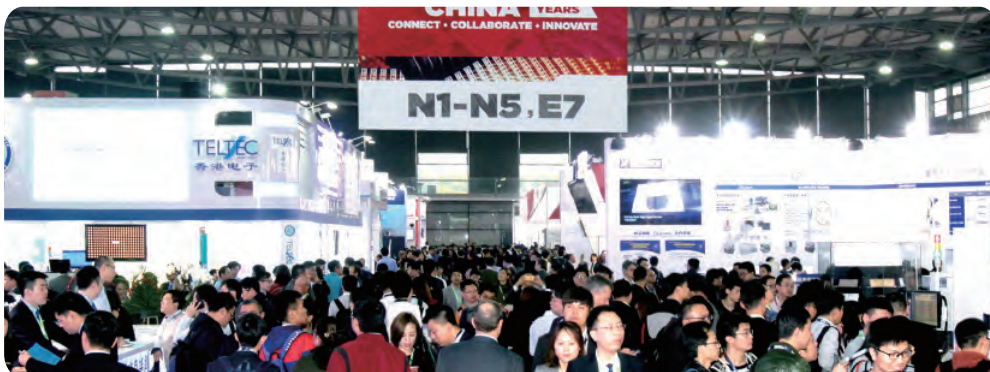
MSIG人工智能与物联网论坛

存储器发展论坛

智能制造论坛

绿色厂务科技论坛

新技术发布会



关注 SEMIChina 官方微信
即刻完成 SEMICON China
观众预注册

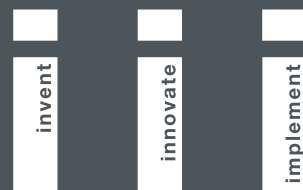
Contact

Customer Service
SEMI China

Tel: +86.21.6027.8500
semichina@semi.org

www.semiconchina.org





www.EVGroup.com

市场领先的 晶圆级光学器件制造设备



- 纳米压印光刻、透镜成型/堆叠、晶圆键合及测量。
- 高性能设备与EVG 纳米压印光子技术中心相结合，确保短时间投入市场。
- 可实现3D /深度传感器、生物识别身份验证及 AR / VR显示器。

请和我们联系，我们关注你们的需求！
www.EVGroup.com



SEMICON[®]
CHINA

参观我们#2547号展台